

# Микроконтроллеры семейства LPC2000 (ARM7TDMI-S) от Philips – ещё один шаг к идеальной платформе для встраиваемых приложений

(часть 8)

Павел Редькин (г. Ульяновск)

В окончании статьи автор описывает работу контроллеров CAN, вспомогательных отладочных узлов процессорного ядра ARM, а также способы программирования встроенной Flash-памяти МК.

## ОРГАНИЗАЦИЯ И ПРОГРАММИРОВАНИЕ FLASH-ПАМЯТИ

### Загрузчик Flash-памяти

Встроенный загрузчик Flash-памяти МК LPC2000 управляет операциями начальной инициализации после сброса, а также является средством программирования Flash-памяти. Это может быть как начальное программирование чистого устройства, так и стирание, и перепрограммирование ранее уже запрограммированного устройства, а также программирование Flash-памяти прикладной пользовательской программой, выполняемое в составе приложения на базе LPC2000.

Встроенный загрузчик Flash-памяти имеет следующие основные особенности:

- внутрисистемное программирование (ISP): при внутрисистемном программировании встроенная Flash-память программируется и стирается с использованием программного обеспечения последовательного порта и загрузчика, которые резидентно находятся в памяти пользовательской системы;
- программирование в составе приложения (IAP): при программировании в составе приложения встроенная Flash-память программируется и стирается с использованием прикладного программного обеспечения пользователя.

Код загрузчика выполняется каждый раз после включения питания

или сброса устройства. Загрузчик может выполнять команды обработчика ISP или пользовательский прикладной код. Низкий уровень после сброса на выводе P0.14 расценивается логикой МК как внешний аппаратный запрос на запуск обработчика команд ISP. Если надлежащий тактовый сигнал присутствует на выводе XTAL1, когда на вывод RST поступает внешний положительный перепад, то устройству может потребоваться до 3 мс для того, чтобы опросить вывод P0.14 и принять решение о выполнении кода пользователя или о запуске обработчика команд ISP. Если на P0.14 подан внешний низкий уровень и установлен флаг переполнения сторожевого таймера, то внешний аппаратный запрос на запуск обработчика ISP логикой МК игнорируется. Если такой запрос отсутствует (на P0.14 высокий уровень), то автоматически производится поиск действительной (корректной) пользовательской программы. Если действительная пользовательская программа найдена, то ей передаётся управление. Если она не найдена, то вызывается подпрограмма автоматической установки скорости обмена (auto-baud), после чего вызывается обработчик ISP.

На вывод P0.14, находящийся в режиме высокого импеданса после сброса, необходимо подать соответствующий внешний уровень. В противном случае может произойти произвольный переход МК в режим ISP.

Критерий действительного пользовательского кода состоит в следующем. При действительной пользовательской программе зарезервированный вектор прерывания ARM, расположенный по адресу 0x0000 0014, должен содержать дополнение до двух контрольной суммы остальных векторов прерывания – так называемую действительную сигнатуру. В этом случае контрольная сумма всех векторов равна 0. Загрузчик кода отключает отображение векторов прерываний на загрузочный блок, затем вычисляет контрольную сумму векторов прерываний в секторе 0 Flash-памяти. Если вычисленная сумма соответствует заданной сигнатуре, то управление передаётся пользователю коду и в программный счётчик загружается адрес 0x0000 0000. Если сигнатура недействительна, то встроенная подпрограмма auto-baud производит синхронизацию скорости обмена с хостом через последовательный порт 0, после чего вызывается обработчик ISP.

Следует заметить, что действительная пользовательская сигнатура автоматически формируется при программировании Flash-памяти с помощью ISP-файла «прошивки» пользовательской программы.

Режим внутрисистемного программирования Flash-памяти ISP поддерживается прикладным программным обеспечением для хоста, свободно распространяемым производителем.

Некоторые команды ISP и IAP оперируют параметром «сектор» Flash-памяти и определяют номер сектора. Организация секторов Flash-памяти для устройств LPC2119/2129/2194/2292/2294 показана в табл. 85. Подпрограммы IAP, ISP и RealMonitor рас-

положены в загрузочном секторе. Команды ISP и IAP не позволяют производить операции записи/стирания/перехода (write/erase/ go) в загрузочном секторе.

### Защита кода от чтения

Защита кода от чтения доступна в устройствах LPC2000 с загрузчиком версии 1.61 и выше. Защита разрешается путём программирования Flash-памяти по адресу 0x1FC (пользовательский сектор 0 Flash-памяти) значением 0x87654321 (десятичное значение 2271560481). Когда защита установлена, заблокированы порт отладки JTAG, внешняя начальная загрузка памяти и нижеперечисленные команды ISP:

- чтение памяти;
- запись в оперативную память;
- переход (Go);
- копирование оперативной памяти во Flash-память.

Защита кода от чтения не затрагивает команды IAP.

### Команды ISP

Обработчик команд ISP оперирует командами, перечисленными в табл. 86. Для каждой команды обработчиком поддерживаются детальные коды возврата [1]. Обработчик команд ISP возвращает код возврата INVALID\_COMMAND, когда получает неопределённую команду.

### Команды IAP

Обработчик команд IAP оперирует командами, перечисленными в табл. 87. Поскольку в пользовательском приложении подпрограмму IAP нужно вызывать со словом указания в регистре R0, указывающим на память (SRAM), команда IAP включает в свой код параметры. Результат выполнения команды IAP возвращается в таблице результатов, на начало которой указывает регистр R1. Пользователь может многократно использовать командную таблицу результатов, передавая один и тот же указатель в регистрах R0 и R1. Таблица параметров должна быть достаточно большой, чтобы содержать все результаты в случае, если количество результатов превышает количество параметров. Количество параметров и результатов меняется в соответствии с командой IAP. Обработчик команды IAP возвращает код состояния INVALID\_COMMAND, когда получена неоп-

ределённая команда. Подпрограмма IAP постоянно находится по адресу 0x7FFFFFF0 (код для режима Thumb).

При написании управляющей программы на языке C функцию IAP можно вызвать следующим образом.

Определить точку входа в IAP. Для режима Thumb определение точки входа будет выглядеть так:

```
#define IAP_LOCATION 0x7ffffff1
```

Определить структуру данных или указателей, чтобы передать таблицу команд IAP и таблицу результатов функции IAP:

```
unsigned long command[5];
unsigned long result[2];
```

Таблица 85. Организация Flash-памяти в устройствах LPC2119/2129/2194/2292/2294

Номер сектора	Адреса памяти и размеры сектора			
	для объёма памяти 128 К	размер сектора, К	для объёма памяти 256 К	размер сектора, К
0	0x0000 0000 – 1FFF	8	0x0000 0000 – 1FFF	8
1	0x0000 2000 – 3FFF	8	0x0000 2000 – 3FFF	8
2	0x0000 4000 – 5FFF	8	0x0000 4000 – 5FFF	8
3	0x0000 6000 – 7FFF	8	0x0000 6000 – 7FFF	8
4	0x0000 8000 – 9FFF	8	0x0000 8000 – 9FFF	8
5	0x0000 A000 – BFFF	8	0x0000 A000 – BFFF	8
6	0x0000 C000 – DFFF	8	0x0000 C000 – DFFF	8
7	0x0000 E000 – FFFF	8	0x0000 E000 – FFFF	8
8	0x0001 0000 – 1FFF	8	0x0001 0000 – FFFF	64
9	0x0001 2000 – 3FFF	8	0x0002 0000 – FFFF	64
10 (0x0A)	0x0001 4000 – 5FFF	8	0x0003 0000 – 1FFF	8
11 (0x0B)	0x0001 6000 – 7FFF	8	0x0003 2000 – 3FFF	8
12 (0x0C)	0x0001 8000 – 9FFF	8	0x0003 4000 – 5FFF	8
13 (0x0D)	0x0001 A000 – BFFF	8	0x0003 6000 – 7FFF	8
14 (0x0E)	0x0001 C000 – DFFF	8	0x0003 8000 – 9FFF	8
15 (0x0F)	0x0001 E000 – FFFF*	8	0x0003 A000 – BFFF	8
16 (0x10)			0x0003 C000 – DFFF	8
17 (0x11)			0x0003 E000 – FFFF*	8

\* Загрузочный блок всегда постоянно находится на вершине доступной встроенной Flash-памяти. В случае устройства с Flash-памятью объёмом 128 Кб это 16-й сектор (сектор с табличным номером 15), а в случае устройства с Flash-памятью объёмом 256 Кб это 18-й сектор (сектор с табличным номером 17). Сектор Flash-памяти, где постоянно находится загрузочный блок, недоступен для хранения пользовательского кода.

Таблица 86. Сводная таблица команд ISP устройств LPC2000

Команда ISP	Формат команды
Разблокировка	U <Код разблокировки>
Установка скорости обмена	V <Скорость обмена> <Стоповый бит>
Эхо	A <Установка>
Запись в оперативную память	W <Начальный адрес> <Количество байтов>
Чтение памяти	R <Адрес> <Количество байтов>
Подготовить сектор(-а) к операции записи	P <Начальный номер сектора> <Конечный номер сектора>
Копировать оперативную память во Flash-память	C <Адрес Flash-памяти> <Адрес оперативной памяти> <Количество байтов>
Переход	G <Адрес> <Режим>
Стереть сектор(-а)	E <Начальный номер сектора> <Конечный номер сектора>
Заполнить пробелами сектор(-а)	I <Начальный номер сектора> <Конечный номер сектора>
Читать идентификатор устройства (ID)	J
Читать версию загрузчика кода	K
Сравнение	M <Адрес1> <Адрес2> <Количество байтов>

Таблица 87. Перечень команд IAP устройств LPC2000

Команда IAP	Код команды (дес.)
Подготовить сектор(-а) к операции записи	50
Копировать оперативную память во Flash-память	51
Стереть сектор(-а)	52
Заполнить пробелами сектор(-а)	53
Читать идентификатор устройства (ID)	54
Читать версию загрузчика кода	55
Сравнение	56

Таблица 88. Регистры приёмного фильтра CAN и центральные регистры блока CAN

Имя	Описание	Доступ	Значение после сброса	Адрес
AFMR	Регистр режима приёмного фильтра	R/W	1	0xE003 C000
SFF_sa	Регистр начального адреса стандартного индивидуального фрейма	R/W	0	0xE003 C004
SFF_GRP_sa	Регистр начального адреса стандартного группового фрейма	R/W	0	0xE003 C008
EFF_sa	Регистр начального адреса расширенного фрейма	R/W	0	0xE003 C00C
EFF_GRP_sa	Регистр начального адреса расширенного группового фрейма	R/W	0	0xE003 C010
ENDofTable	Регистр конца таблицы приёмного фильтра	R/W	0	0xE003 C014
LUTerrAd	Регистр адреса ошибки LUT	RO	0	0xE003 C018
LUTerr	Регистр ошибки LUT	RO	0	0xE003 C01C
CANTxSR	Центральный регистр состояния передачи CAN	RO	0x003F 3F00	0xE004 0000
CANRxSR	Центральный регистр состояния приёма CAN	RO	0	0xE004 0004
CANMSR	Центральный смешанный регистр состояния CAN	RO	0	0xE004 0008

Определить указатель типа функции, который передаёт два параметра и не возвращает ни одного. Обратите внимание, что IAP возвращает результат, базовый адрес которого постоянно находится в R1:

```
typedef void (*IAP)(unsigned int [], unsigned int []);
IAP iap_entry;
```

Установить указатель функции:

```
iap_entry=(IAP) IAP_LOCATION;
```

Всякий раз, когда требуется вызвать IAP, можно использовать следующую команду:

```
iap_entry (command, result);
```

Flash-память недоступна в ходе операций стирания или записи. Команды IAP, в результате которых производятся операции записи/стирания Flash-памяти, используют для их выполнения 32 байта в верхней части встроенной оперативной памяти. Пользовательская программа не

должна использовать эту область, если в приложении разрешается программирование Flash-памяти средствами IAP.

### Контроллеры CAN и приёмные фильтры

Блок CAN-интерфейса (Controller Area Network) МК семейства LPC2000 предназначен для того, чтобы поддерживать множество шин CAN одновременно, позволяя использовать устройство как шлюз, вентиль или маршрутизатор, подключенный к множеству шин CAN в промышленных или автомобильных приложениях.

Каждый контроллер CAN имеет регистр, структурно подобный регистру в устройствах Philips SJA1000 и PeliCAN Library block, однако 8-разрядные регистры этих устройств в LPC2000 скомбинированы в 32-разрядные слова, чтобы обеспечить доступ к ним в среде ARM. Главное эксплуатационное различие контроллера CAN LPC2000 и контроллеров вышеупомянутых устройств состоит в том, что распознавание принятых идентификаторов, называемое CAN-фильтрацией приёма, уда-

Таблица 89. Карта регистров контроллеров CAN1, CAN2, CAN3 и CAN4

Обобщённое имя	Описание	Доступ	CAN1	CAN2	CAN3	CAN4
			адрес/имя			
CANMOD	Управляет операционным режимом контроллера CAN	R/W	0xE004 4000/C1MOD	0xE004 8000/C2MOD	0xE004 C000/C3MOD	0xE005 0000/C4MOD
CANCMR	Содержит командные биты, которые затрагивают состояние контроллера CAN	WO	0xE004 4004/C1CMR	0xE004 8004/C2CMR	0xE004 C004/C3CMR	0xE005 0004/C4CMR
CANGSR	Глобальный регистр состояния контроллера и счётчиков ошибок	RO <sup>1</sup>	0xE004 4008/C1GSR	0xE004 8008/C2GSR	0xE004 C008/C3GSR	0xE005 0008/C4GSR
CANICR	Регистр состояния прерываний, захвата потери арбитража, захвата кода ошибки	RO	0xE004 400C/C1ICR	0xE004 800C/C2ICR	0xE004 C00C/C3ICR	0xE005 000C/C4ICR
CANIER	Регистр разрешения прерывания	R/W	0xE004 4010/C1IER	0xE004 8010/C2IER	0xE004 C010/C3IER	0xE005 0010/C4IER
CANBTR	Регистр интервала шины	R/W <sup>2</sup>	0xE004 4014/C1BTR	0xE004 8014/C2BTR	0xE004 C014/C3BTR	0xE005 0014/C4BTR
CANEWL	Регистр предупреждения о лимите ошибок	R/W <sup>2</sup>	0xE004 4018/C1EWL	0xE004 8018/C2EWL	0xE004 C018/C3EWL	0xE005 0018/C4EWL
CANSR	Регистр состояния	RO	0xE004 401C/C1SR	0xE004 801C/C2SR	0xE004 C01C/C3SR	0xE005 001C/C4SR
CANRFS	Регистр состояния принятого фрейма	R/W <sup>2</sup>	0xE004 4020/C1RFS	0xE004 8020/C2RFS	0xE004 C020/C3RFS	0xE005 0020/C4RFS
CANRID	Регистр принятого идентификатора	R/W <sup>2</sup>	0xE004 4024/C1RID	0xE004 8024/C2RID	0xE004 C024/C3RID	0xE005 0024/C4RID
CANRDA	Принятые байты данных 1–4	R/W <sup>2</sup>	0xE004 4028/C1RDA	0xE004 8028/C2RDA	0xE004 C028/C3RDA	0xE005 0028/C4RDA
CANRDB	Принятые байты данных 5–8	R/W <sup>2</sup>	0xE004 402C/C1RDB	0xE004 802C/C2RDB	0xE004 C02C/C3RDB	0xE005 002C/C4RDB
CANTF1	Информация о передаваемом фрейме (1)	R/W	0xE004 4030/C1TF1	0xE004 8030/C2TF1	0xE004 C030/C3TF1	0xE005 0030/C4TF1
CANTID1	Передаваемый идентификатор (1)	R/W	0xE004 4034/C1TID1	0xE004 8034/C2TID1	0xE004 C034/C3TID1	0xE005 0034/C4TID1
CANTDA1	Передаваемые байты данных 1–4 (1)	R/W	0xE004 4038/C1TDA1	0xE004 8038/C2TDA1	0xE004 C038/C3TDA1	0xE005 0038/C4TDA1
CANTDB1	Передаваемые байты данных 5–8 (1)	R/W	0xE004 403C/C1TDB1	0xE004 803C/C2TDB1	0xE004 C03C/C3TDB1	0xE005 003C/C4TDB1
CANTF2	Информация о передаваемом фрейме (2)	R/W	0xE004 4040/C1TF2	0xE004 8040/C2TF2	0xE004 C040/C3TF2	0xE005 0040/C4TF2
CANTID2	Передаваемый идентификатор (2)	R/W	0xE004 4044/C1TID2	0xE004 8044/C2TID2	0xE004 C044/C3TID2	0xE005 0044/C4TID2
CANTDA2	Передаваемые байты данных 1–4 (2)	R/W	0xE004 4048/C1TDA2	0xE004 8048/C2TDA2	0xE004 C048/C3TDA2	0xE005 0048/C4TDA2
CANTDB2	Передаваемые байты данных 5–8 (2)	R/W	0xE004 404C/C1TDB2	0xE004 804C/C2TDB2	0xE004 C04C/C3TDB2	0xE005 004C/C4TDB2
CANTF3	Информация о передаваемом фрейме (3)	R/W	0xE004 4050/C1TF3	0xE004 8050/C2TF3	0xE004 C050/C3TF3	0xE005 0050/C4TF3
CANTID3	Передаваемый идентификатор (3)	R/W	0xE004 4054/C1TID3	0xE004 8054/C2TID3	0xE004 C054/C3TID3	0xE005 0054/C4TID3
CANTDA3	Передаваемые байты данных 1–4 (3)	R/W	0xE004 4058/C1TDA3	0xE004 8058/C2TDA3	0xE004 C058/C3TDA3	0xE005 0058/C4TDA3
CANTDB3	Передаваемые байты данных 5–8 (3)	R/W	0xE004 405C/C1TDB3	0xE004 805C/C2TDB3	0xE004 C05C/C3TDB3	0xE005 005C/C4TDB3

<sup>1</sup>В счётчики ошибок может быть произведена запись только тогда, когда установлен бит RM в регистре CANMOD.

<sup>2</sup>В эти регистры может быть произведена запись только тогда, когда установлен бит RM в регистре CANMOD.

# Технологии будущего уже сегодня...



## Уникальные высокотемпературные радиационно-стойкие SiC и GaN СВЧ-транзисторы

- Рекордная плотность мощности СВЧ на кристалле
- Высокое напряжение питания упрощает цепи согласования
- Сверхвысокая полоса частот усиления
- Высокая эффективность
- Высокое усиление
- **Наработка на отказ (MTTF) SiC СВЧ-приборов: 2,2 млн. часов при +225°C, 60 млн. часов при +175°C**

Наименование параметра / Тип прибора	SiC СВЧ-транзисторы		GaN СВЧ-транзисторы				
	CRF24010	CRF24060	CGH27015	CGH35015	CGH35050	CGH40010	CGH40045
Выходная мощность, Вт	10	60	15	15	30	10	45
Диапазон частот, ГГц	0...2,7	0...2,7	2,3...2,9	3,3...3,9	3,3...3,9	до 4	до 4
Рабочее напряжение, В	28...48	28...48	28	28	28	28	28
Типовой КПД, %	45	45	25	24	23	65	55
Типовое усиление, дБ	15	13	14,5	12	11	14,5	12
Максимальное напряжение сток-исток, В	100	120	84	84	84	84	84
Рабочая температура перехода, °C	255	255	175	175	175	175	175

ПРОСОФТ – официальный дистрибьютор компании Cree

**PROSOFT**®

ПРОСОФТ – АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

Телефон: (495) 232-2522 • E-mail: sale@cree.ru • Web: www.xlight.ru  
www.prochip.ru

реклама

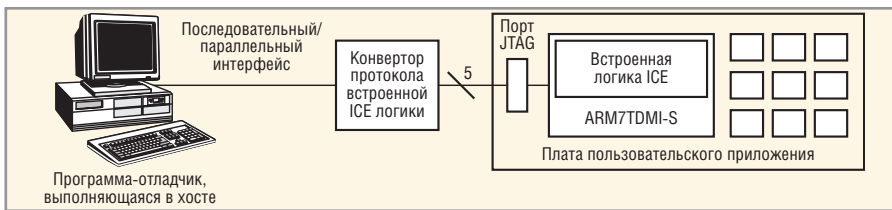


Рис. 32. Блок-схема среды отладки, использующей ICE

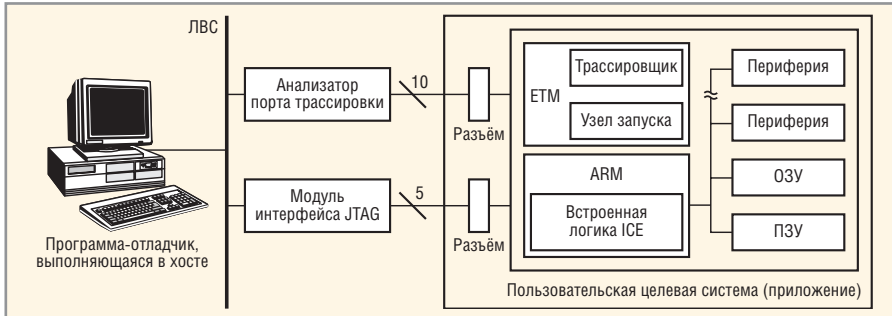


Рис. 33. Блок-схема среды отладки с использованием макроячейки ETM

лено из контроллеров CAN LPC2000 и централизованно размещено в так называемом глобальном приёмном фильтре, входящем в состав МК.

Контроллеры CAN-устройств семейства LPC2000 имеют следующие основные особенности:

- 2 или 4 (в зависимости от устройства) контроллера CAN и шины;
- скорости передачи данных до 1 Мбит/с в каждой шине;
- 32-разрядный регистр и доступ к оперативной памяти;
- CAN-интерфейс, совместимый со спецификацией 2.0B, ISO 11898-1;

- глобальный приёмный фильтр распознаёт 11- и 29-разрядные принимаемые идентификаторы для всех шин CAN;
- приёмный фильтр CAN обеспечивает автоматическое распознавание в стиле FullCAN выбранных стандартных идентификаторов.

Контроллеры CAN МК LPC2000 обслуживаются выводами RX1 – RX4 (последовательные входы) и TX1 – TX4 (последовательные выходы). Регистры блока CAN перечислены в табл. 88 и 89. Более детальные их описания, а также описания операций контроллера CAN

и глобального приёмного фильтра подробно рассмотрены в книге [1].

### Встроенная логика отладки (ICE)

Устройства семейства LPC2000 имеют в своём составе аппаратный модуль логики отладки ICE, включающий в себя программный отладчик со следующими основными особенностями:

- отладчику не требуется никаких системных ресурсов, чтобы запустить сеанс отладки;
- отладчик позволяет взаимодействовать непосредственно с ядром через порт JTAG;
- команды «вставляются» непосредственно в ядро ARM7TDMI-S;
- состояние ядра ARM7TDMI-S или состояние системы может быть исследовано, сохранено или изменено в зависимости от типа «вставленной» команды;
- отладчик позволяет ускорять медленно выполняющиеся при отладке команды до более быстрого выполнения на системной скорости.

Встроенная логика отладки ICE обеспечивает поддержку отладки на кристалле. Отладка пользовательской системы требует выполнения программного обеспечения отладчика в хосте и наличия конвертора протокола ICE. Конвертор протокола ICE преобразует команды удалённого от-

Таблица 90. Выводы микроконтроллера, используемые встроенной ICE-логикой

Имя вывода	Тип вывода	Описание
TMS	Вход	Выбор тестового режима. Сигнал на выводе TMS выбирает следующее состояние в конечном автомате TAP
TCK	Вход	Тестовая синхронизация. Сигнал позволяет сдвигать (защёлкивать) входные данные на входах TMS и TDI. Этот сигнал представляет собой тактовые импульсы, по положительному фронту которых защёлкивается сигнал TMS. Сигнал TCK также определяет внутреннее состояние устройства
TDI	Вход	Тестовый вход данных. Это вход последовательных данных для сдвигового регистра
TDO	Выход	Тестовый выход данных. Это выход последовательных данных из сдвигового регистра. Данные выводятся из устройства по отрицательному фронту сигнала TCK
nTRST	Вход	Тестовый сброс. Вывод nTRST может использоваться, чтобы сбросить тестовую логику в составе встроенной ICE-логики
RTCK	Выход	Возвращаемая тестовая синхронизация. Дополнительный сигнал, который добавлен к порту JTAG. Требуется для проектов, основанных на процессорном ядре ARM7TDMI-S. Система Multi-ICE (система разработки программ ARM) использует этот сигнал для обслуживания синхронизации в случае меняющейся частоты синхронизации*

\* Для уточнения подробностей рекомендуется обратиться к Multi-ICE System Design considerations Application Note 72 (ARM DAI 0072A)

Таблица 91. Описание выводов встроенной макроячейки трассировки (ETM)

Имя вывода	Тип вывода	Описание
TRACECLK	Выход	Тактирование трассировки. Сигнал тактирования трассировки обеспечивает тактовые импульсы для порта трассировки. Сигналы PIPESTAT[2:0], TRACESYNC и TRACEPKT[3:0] синхронизированы к положительному перепаду сигнала тактирования трассировки. Этот сигнал не генерируется блоком ETM, а должен быть получен из системного тактового сигнала. Частота тактовых импульсов должна быть подобрана так, чтобы обеспечивать достаточное время задержки для сигналов данных трассировки. Таким образом, поддерживается половинная скорость режима тактирования. Сигналы данных трассировки сдвигаются в соответствии с фазой сигнала TRACECLK*
PIPESTAT[2:0]	Выход	Состояние конвейера. Сигналы состояния конвейера обеспечивают индикацию из цикла в цикл стадии выполнения команды находится конвейера процессора
TRACESYNC	Выход	Синхронизация трассировки. Сигнал синхронизации трассировки используется, чтобы указать первый пакет группы пакетов трассировки, и находится в высоком уровне только для первого пакета любого адреса перехода
TRACEPKT[3:0]	Выход	Пакет трассировки. Сигналы пакета трассировки используются для вывода упакованной информации адреса и данных, связанных с состоянием конвейера. Все пакеты имеют длину восемь битов. Пакет выводится более чем за два цикла. В первом цикле выводятся биты пакета [3:0], а во втором цикле – биты пакета [7:4]
EXTINT[0]	Вход	Вход внешнего запуска (триггерный вход)

\* Для получения дополнительной информации рекомендуется обратиться к документам ETM7 Technical Reference Manual (ARM DDI 0158B) и Embedded Trace Macrocell Specification (ARM IHI 0014E)

ладочного протокола в данные JTAG, которые, в свою очередь, обращаются к ядру ARM7TDMI-S пользовательской системы.

Блок-схема среды отладки приведена на рис. 32.

Отладочная архитектура ARM7TDMI-S использует встроенный порт JTAG в качестве инструмента обращения к ядру. Цепи сканирования (просмотра) подключены к ядру для заводского тестирования, они же используются в режиме отладки, чтобы фиксировать информацию на шине данных и вставлять новую информацию в ядро или в память. Выводы МК, используемые для встроенной логики отладки ICE, перечислены в табл. 90.

### Встроенная макроячейка трассировки (ETM)

Встроенная макроячейка трассировки ETM, входящая в состав уст-

ройств LPC2000, может отслеживать команды, выполняемые ядром ARM. При использовании внутренней памяти устройств LPC2000 отсутствует возможность отслеживать операции, производимые ядром МК, непосредственно через выводы устройства. Однако макроячейка ETM обеспечивает возможность трассировки (мониторинга выполняемых команд) в реальном времени ядра. ETM выводит информацию о выполнении команд процессором в порт трассировки. Программный отладчик позволяет конфигурировать ETM, а использование интерфейса JTAG и дисплея (хоста) обеспечивает возможность представить информацию трассировки, получаемую ETM, в формате, удобном для восприятия пользователем.

Блок-схема среды отладки с использованием макроячейки ETM приведена на рис. 33. Описание выводов ETM приведено в табл. 91.

### ЛИТЕРАТУРА

1. Редкин П.П. Микроконтроллеры ARM7. Семейство LPC2000 компании Philips: полное руководство пользователя. М.: Додэка-XXI. 2006 (готовится к выпуску).
2. LPC2119/2129/2194/2292/2294 USER MANUAL. Feb. 2004. Philips Semiconductors (www.LPC2000.com).
3. ARM 7TDMI Data Sheet. Document Number: ARM DDI 0029E. Issued: August 1995. Copyright Advanced RISC Machines Ltd. (ARM) 1995 (www.arm.com).
4. ARM7TDMI-S Technical Reference Manual (Rev 4) Copyright © ARM Limited. ARM DDI 0234A (www.arm.com).
5. ARM Instruction Set. Quick Reference Card (www.arm.com).
6. Thumb Instruction Set. Quick Reference Card (www.arm.com).
7. 80C51 Family Derivatives 8XC552/562 Overview. Philips Semiconductors, 1996 Aug 06, (www.semiconductors.philips.com/acrobat/various/8XC552\_562OVERVIEW\_2.pdf). ©

## Новости мира News of the World Новости мира

### Повышающий преобразователь для светодиодов

Преобразователь PR4402 фирмы Prema обеспечивает возможность работы белых светодиодов с токами до 40 мА при питании от одного батарейного элемента. Величина тока устанавливается выбором индуктивности. С PR4402 в корпусе SOT23 могут работать и белые, и цветные светодиоды в одноэлементных приложениях от 0,9 В. Работа от одного элемента позволяет избежать при использовании никель-металлгидридных аккумуляторов часто возникающего при глубоком разряде нескольких элементов изменения полярности и повреждения элемента питания.

prema.com

### Сильноточные индуктивности для планарного монтажа

Индуктивности планарного монтажа SIMID 1210-H фирмы Epcos предлагаются в диапазоне от 1 мкГ до 680 мГ при величине тока нагрузки до 1,15 А. Благодаря использованию особой технологии лазерной сварки для соединения обмотки с выводными контактами создаётся теплостойкое соединение, обеспечивающее возможность работы при температуре до 150°C. Полная заливка LCP (Liquid Crystal Polymer) обеспечивает высокую механическую стабильность. Элементы не только соответствуют требованиям директивы RoHS, но и

допускают бессвинцовый профиль пайки согласно нормам JEDEC J-STD 020C.

epcos.com

### Интегрированный повышающий преобразователь с диапазоном напряжения 9...33 В

КПД преобразователя FAN5336 фирмы Fairchild Semiconductor составляет, по данным производителя, 87%. Преобразователь, синхронизированный частотой 1,5 МГц, имеет диапазон выходного напряжения 9...33 В и содержит коммутационный NFET. Элемент выдаёт пиковые значения тока до 1,5 А, дополнительными возможностями являются ограничение тока в каждом цикле коммутации и опция мягкого старта. FAN5336 предлагается в корпусах UMLP размером (3 × 3 × 0,6 мм) или MLP (3 × 3 × 0,8 мм) без содержания свинца.

fairchildsemi.com

### Операционные усилители в одинарной, сдвоенной и четвёрённой версиях

Компания Microchip расширила свои предложения линейных компонентов операционными усилителями MCP6031, MCP6032, MCP6033 и MCP6034. Операционные усилители предлагаются в одинарной, сдвоенной и четвёрённой версиях и имеют ток покоя 900 нА и ширину полосы 10 кГц. Усилители предназначены



для переносных приборов и других электронных приборов в области медицинской техники, в промышленных приложениях и в бытовых приборах.

Энергосберегающая CMOS-технология и энергонезависимая память для точной компенсации в корпусе обеспечивают напряжение смещения MCP603X 150 мкВ при 25°C. Rail-to-Rail-структура входов обеспечивает большую динамику и мощность во всём диапазоне рабочих напряжений. MCP603X поддерживаются бесплатным программным обеспечением FilterLab. Оно формирует полные схемные диаграммы контуров фильтров со значениями компонентов и кривыми частотных характеристик. MCP6031, MCP6032 и MCP6033 имеются в 8-контактных корпусах MSOP и SOIC, а MCP6034 – в 14-контактных корпусах SOIC и TSSOP.

microchip.com