

Многопроцессорная революция на рынке встроенных систем

Пётр Павлов (Москва)

Рассмотрены особенности внедрения многоядерности во встроенные системы, и описаны конкретные устройства.

На рынке встроенных вычислительных систем всё более отчётливо просматриваются две тенденции реализации базовых конструкций. Первая концентрирует решения в виде нескольких заказных или полузаказных микросхем на плате. Вторая объединяет решения, в которых встроенная система представляет собой по сути стандартный персональный компьютер.

Промышленный «квазиПК» в специальном корпусе, компьютер с лицевой панелью в виде ЖК-экрана и сенсорным управлением, одноплатный компьютер в виде материнской платы или модуля специального формата – все эти устройства зачастую объединены типовым процессором, набором микросхем и интерфейсов. В принципе такое изделие можно положить на стол, подключить к нему клавиатуру, мышь, монитор, загрузить Windows и работать, как на «большом» компьютере.

Основные поставщики микросхем для бытового компьютерного оборудования объявили о своей приверженности встроенным системам и развивают программы долговременного присутствия базовых компонентов – процессоров «двойного» назначения, или специально адаптированных (как правило, по уровню энергопотребления) процессоров.

Корпорация Intel в конце 1990-х годов открыла для себя заново рынок встроенных систем: в 1997 г. была анонсирована программа поддержки микросхем для встроенных применений Embedded Intel Architecture. Компания AMD сопровождает программу AMD64 Longevity Program for embedded solutions (Длительное присутствие на рынке процессоров с архитектурой AMD64 для встроенных применений), что гарантирует выпуск микросхем на протяжении пяти лет. В

программе участвуют процессор Mobile AMD Sempron Model 3500+ и двухъядерный процессор AMD Turion 64 X2 Model TL-52. Среди основных заказчиков AMD, заинтересованных в этих приборах, – компании Accrosser, Albatron, Aopen, Axxtend, EPoX и ICP.

Упомянутые процессоры AMD с низким уровнем энергопотребления обладают сочетанием производительности, конструкции корпуса и тепловыделения, конкурентоспособны на рынке «тонких» клиентов и одноплатных компьютеров. В программу AMD64 Longevity Program также включено второе поколение процессоров AMD Opteron и двухъядерных процессоров AMD Athlon 64 X2, которые являются удобной базой для телекоммуникационного оборудования и встроенных систем, предлагаемых на рынках информационной безопасности и медицинской аппаратуры, а также для оборонных приложений, одноплатных компьютеров общего назначения, торгового оборудования и игровых систем.

Многоядерная революция!?

Важнейшей инновацией в компьютерных системах является т.н. «многоядерная революция», начавшаяся приблизительно в 2005 г. В ходе её развития закон Мура относительно увеличения числа транзисторов на кристалле трансформируется в закон, способный предсказать количество процессорных ядер на кристалле в каждый последующий год.

Однако многоядерность вряд ли может удивить специалистов, работающих со встроенным оборудованием, поскольку уже давно позволяет им повышать производительность вычислений при одновременной оптимизации энергопотребления.

Процессоры семейства Freescale MSC812x по сути представляют собой

многоядерный цифровой сигнальный процессор (ЦСП), который заменяет набор из нескольких сигнальных процессоров. В микросхемах MSC812x используются четыре ядра ЦСП с архитектурой StarCore, при этом процессоры MSC812x обеспечивают скорость выполнения операций цифровой обработки сигналов (ЦОС), эквивалентную «типичному» ЦСП с тактовой частотой 2 ГГц, но потребляют при этом всего 2 Вт. На основе ЦСП MSC812x строятся шлюзы систем цифровой телефонии, использующие коммутацию пакетов, а также оборудование видеосвязи и базовые станции.

Для встроенных систем промышленного класса количественная граница числа используемых ядер в специализированных решениях может намного превосходить процессоры Intel и AMD. Более того, разработчики встроенных технологий уже давно внедряют свои изделия (напрямую и в виде IP-ядер) на потребительском рынке. Процессор на основе двух ядер ARM7TDMI с тактовой частотой 900 МГц используется в Apple iPod. Компания ARM лицензировала свою платформу MPCore ряду компаний, включая NEC и NVidia (синтезируемый процессор MPCore на основе архитектуры ARM 11 может быть сконфигурирован в четырёхъядерную систему). Двухъядерные процессоры на основе ядра ARM и ядра цифрового сигнального процессора (ЦСП) от корпорации TI установлены в сотовых телефонах Nokia. Компания LSI Logic поставляет специализированные микросхемы с тремя или четырьмя различными ядрами для электронных игрушек.

В серийных процессорных микросхемах Intel и AMD мы можем найти 2, 3 и 4 ядра. Проект Niagara корпорации Sun Microsystems (процессор UltraSPARC T1) представил микросхемы с 8 процессорными ядрами (есть варианты с четырьмя и шестью ядрами), причём каждое из них может обрабатывать до четырёх

потоков, что позволяет говорить об «эффективной 32-ядерности» процессора UltraSPARC T1.

В рамках проекта Niagara предлагается (пока в виде одноядерной IP-версии процессора T1) многопоточный процессор S1 компании SimplyRISC, который может работать под управлением ОС Ubuntu Linux и ориентирован на использование в КПК, цифровых телевизионных приставках и цифровых камерах. Синтез и симуляция могут выполняться на хост-компьютере, работающем под управлением Linux (версия 1.0 ядра S1 до недавнего времени предлагалась для свободного скачивания), с использованием бесплатного инструментария либо программных средств, предлагаемых компанией Synopsys.

Появление процессора S1 предполагает расширение использования операционной системы Solaris во встроенных системах, а также увеличение количества встроенных процессоров с архитектурой SPARC, работающих под управлением ОС Linux и Solaris.

Процессор UltraSPARC T1 не предназначен для встроенных систем, поскольку потребляет 72 Вт. Аналогично, многоядерные микросхемы Intel и AMD пригодны в основном для одноплатных компьютеров с активным воздушным охлаждением, которое дорого обходится в полевых условиях. Напротив, процессоры с архитектурой PowerPC уже много лет являются универсальной платформой для большинства встроенных приложений, предлагаемых на военном и промышленном рынках. Представителем двухъядерных процессоров с архитектурой PowerPC является микросхема MPC8641D компании Freescale Semiconductor MPC8641D, рассчитанная на поддержку сетевых приложений. Процессор Freescale 8641D соответствует всем требованиям военного рынка в части совершенствования характеристик конечных систем, при этом он хорошо поддержан программными средствами.

Энергопотребление 8641D не превышает 25 Вт, что позволило компании Interphase Corporation разместить четыре двухъядерных процессора MPC8641D на модуле iNAV 74K, реализованном в формате Advanced-TCA. Новинка рекомендована для приложений, поддерживающих большие объёмы транзакций, и для подде-

ржки инфраструктуры беспроводной связи и архитектуры IMS-сетей. Модуль iNAV 74K обеспечивает эффективную обработку протоколов уровней 4-7 OSI, общие функции управления инфраструктурой и обработку мультимедиа.

Архитектура PowerPC обладает значительными резервами снижения энергопотребления. Компания P.A. Semi анонсировала семейство процессоров PWRficient (одно- и двухъядерные микросхемы), в основе конструкции которых лежит архитектура и опыт разработчиков процессоров StrongARM. Изготовленное по 65-нм технологии 64-разрядное ядро PA6T работает на тактовой частоте 2 ГГц и потребляет 7 Вт.

Компания Extreme Engineering Solutions предлагает одноплатный компьютер XPedite8070 (3U) на основе спецификации VPX-REDI (VITA 46/48). Используемый в модуле XPedite8070 процессор PA6T-1682 имеет два ядра PowerPC с рабочей тактовой частотой 2 ГГц и энергопотреблением 17 Вт (по другим данным – от 13 до 25 Вт).

Возможность построения многопроцессорного оборудования с ещё более низким энергопотреблением предлагает компания ARM, известная своими лицензируемыми ядрами. Ядро ARM1176JZF-S при реализации на 90-нм кристалле достигло производительности в 920 Dhrystone MIPS на тактовой частоте 750 МГц при энергопотреблении около 0,5 Вт.

Компания ARM предлагает создавать многопроцессорные конструкции на основе конфигурируемого макроблока ARM11 MPCore, который поддерживает стандартные ОС. Технология SMP (symmetrical multiprocessing) для ARM11 MPCore может быть реализована на основе стандартного компонента Linux, который можно скачать с интернет-страницы kernel.org. Макроблок ARM11 MPCore позволяет строить четырёхъядерные микросхемы. При этом производительность четырёхпроцессорной системы может достигать 2600 Dhrystone MIPS. Скорость обмена данными с памятью каждого ядра составляет 1,3 Гб/с.

Использовать многопроцессорные вычисления можно не только на основе многоядерности (MultiProcessor, MP), но и на базе технологии многопоточности (MultiThreading, MT), реализуемой в одном ядре. Многопоточная версия микроархитектуры MIPS32

34K обеспечивает 60-% прирост производительности, опираясь на созданную «инфраструктуру» программного обеспечения, за счёт 14-% увеличения площади кристалла. Все положительные свойства новой микроархитектуры заключаются в более полном использовании компьютерных ресурсов во время каждого тактового цикла. Конвейер однопоточного одноядерного процессора зачастую простаивает из-за отсутствия данных в кэш-памяти (cache misses), неправильного предсказания ветвлений (branch mispredictions) и других событий. Резервом увеличения загрузки конвейера является управление запуском нескольких потоков, благодаря чему каждая ступень конвейера почти всегда занята работой.

Все потоки, исполняемые ядром 34K, используют одну и ту же кэш-память инструкций и данных, что позволяет отказаться от использования дополнительной логики и рабочих циклов, обеспечивающих синхронизацию нескольких блоков кэш-памяти.

Каждый поток поддерживается собственным аппаратным обеспечением, называемым контекстом потока (thread context, TC). Каждый контекст потока имеет свой собственный набор регистров общего назначения и программный счётчик (program counter, PC). Контексты потоков разделяют между собой ряд ресурсов, в том числе регистры CP0, используемые «привилегированным» кодом в ядре операционной системы. Набор регистров CP0 и контексты потоков, связанные с ним, образуют виртуальный процессорный элемент VPE (Virtual Processing Element) – своеобразное MIPS-ядро с архитектурой MIPS32.

В зависимости от потребностей приложения, ядро 34K может быть сконфигурировано для работы с числом потоков до пяти, поддерживаемых двумя VPE. Для наиболее эффективного выполнения приложения могут быть сконфигурированы разные комбинации VPE и TC. Например, один VPE может быть сконфигурирован для работы под управлением операционной системы реального времени и приложения по цифровой обработке данных (ЦОС), а другой VPE, работая под управлением ОС Linux, поддерживает управляющее приложение. Возможно также

конфигурирование для работы в режиме VSMP (virtual symmetric multiprocessing, виртуальная симметричная многопроцессорная система), что позволяет существенно повысить скорость обработки данных за счёт незначительного увеличения площади кристалла. В обоих сценариях применения одно ядро 34К заменяет дискретный набор процессоров.

Новое ядро MIPS поддерживает технологию качества обслуживания (Quality of Service, QoS). В основном варианте она позволяет циклически выбирать потоки и перемежать их исполнение от цикла к циклу, что способствует равномерному выполнению задач приложения. В качестве альтернативного варианта «предлагается» выделение под задания реального времени специально подобранной «полосы пропускания» для вычислительной мощности процессора.

Семейство ядер 34К ориентировано на использование как в ответственных приложениях, требующих высокой производительности (например, в сетевых маршрутизаторах), так и в приложениях для потребительского рынка, в которых должны выполняться функции и обработки данных, и управления. Например, в цифровом телевизоре один виртуальный процессор поддерживает управление оборудованием, а второй осуществляет декодирование видеопотока. Здесь использование одного ядра позволяет удешевить плату и уменьшить её габариты.

Возможность реконфигурирования для семейства ядер 34К с целью добавления поддержки беспроводных коммуникаций, обработки изображений и VoIP делает новые ядра удобным компонентом разнообразных, высокоинтегрированных микросхем для потребительского рынка. Для всех упомянутых приложений весьма важно низкое энергопотребление, которое позволяет обойтись без усложняющих конструкцию теплоотводящих элементов и систем активного охлаждения.

Многопоточный процессор может предоставить возможности, которых нет у обычного ядра. Например, обычный процессор при необходимости обработки внешнего прерывания вынужден делать это программно, а многопоточный процессор переключается между двумя программными контекстами на физичес-

ком уровне. Благодаря этому многопоточная процессорная архитектура в приложениях реального времени обеспечивает нулевое время обработки прерываний.

Многопоточность процессора нелинейно увеличивает его производительность до уровня насыщения загрузки исполнительных модулей. Дальнейшее увеличение производительности может дать многоядерная архитектура, которая, теоретически, масштабируется без ограничений.

Оптимальной технологией для максимальной загрузки ресурсов оборудования при исполнении приложения, разбивающегося на конкурирующие задачи, является его установка на многопоточное ядро и, когда его ресурсов перестаёт хватать, введение в систему дополнительных процессорных ядер.

Но существует ряд приложений, которые не могут быть распараллелены на многопоточном ядре. В первую очередь, к ним относятся ответственные приложения реального времени. В этом случае для второй задачи просто нет места, и многоядерная платформа не имеет альтернативы. Для приложений, которые принципиально не могут исполняться на одном ядре (управление в реальном времени и поддержка сложной графики), используется технология асимметричной многопроцессорности (asymmetric multiprocessing, ASMP). Для её реализации, например, в случае двухъядерного процессора, две операционные системы запускаются на двух разных ядрах, и каждая задача всегда исполняется на одном ядре, даже если второе свободно. Хотя в случае ASMP не приходится говорить об оптимальной загрузке всех ресурсов, преимуществом этой технологии является высокая надёжность.

Технология SMP используется во встроенных системах, когда невозможно разбиение приложения на слабосвязанные задачи. В этом случае вычислительные ядра собираются в когерентный SMP-кластер. В рамках такого кластера приложение имеет доступ к пулу процессоров и отдельные задания распределяются между ядрами в динамическом режиме. За подобную гибкость приходится расплачиваться широкополосным интерфейсом между ядрами и коллективным использованием ресурсов быстродействующей памяти.

ГЕТЕРОГЕННАЯ МНОГояДЕРНОСТЬ И ПРОБЛЕМА ОТКРЫТЫХ ТЕХНОЛОГИЙ ПРОГРАММИРОВАНИЯ

Разработчики встроенных систем повсеместно сталкиваются с дефицитом ресурсов питания или проблемами отвода тепла с целью повышения надёжности и расширения рабочего температурного диапазона. Поэтому, с точки зрения инженера-конструктора, основным преимуществом многоядерного процессора является большая производительность на ватт потребляемой мощности.

Слабо связанные и хорошо распараллеливаемые задачи можно выполнять на простых ядрах, которые могут работать при меньших тактовых частотах. Код программ и данные для выполнения этих задач могут размещаться в отдельных массивах памяти, связанных с этими ядрами. Требования к отдельным банкам памяти и каналам связи с ними также будут ниже, чем в случае сложного и быстрого ядра, соединённого с памятью широкополосным каналом. Поэтому распараллеливание задачи приводит к снижению энергопотребления и, возможно, габаритов микросхемы в результате снижения требований к пропускной способности канала связи с памятью.

К преимуществам многоядерных процессоров следует добавить относительную простоту повышения надёжности системы с точки зрения как информационной безопасности, так и исключения конфликтов между отдельными задачами приложения. Во встроенных системах эти преимущества чаще всего реализуют на основе «гетерогенной» многоядерности (приведённый выше пример многопоточного ядра MIPS является исключением).

«Гетерогенную» многоядерность можно найти в микросхемах на базе архитектуры OMAP (Open Mobile Application Processor, или процессор для открытых приложений на основе мобильных технологий) корпорации Texas Instrument. Архитектура OMAP была анонсирована в 2001 г.; последняя версия – OMAP 3 – была представлена в начале 2006 г.. В одной микросхеме третьего поколения упакованы процессорные ядра ARM Cortex-A8 (суперскалярное ядро с производительностью в три раза большей, чем у ARM11) и ЦСП серии TMS320, а также

Конвертеры и ресиверы SHARP –

SHARP

правильный выбор
для построения системы
приёма телевизионного сигнала



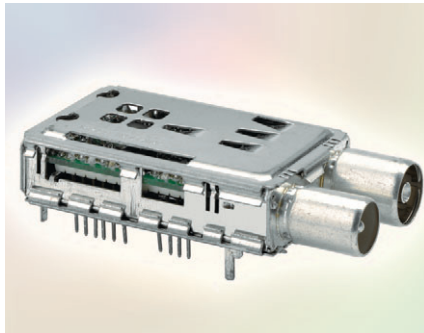
BS1R8EL100A универсальный LNB 8-го поколения с 1 выходом

BS1R6EL100W универсальный LNB low noise 8-го поколения с 1 выходом

BS1R8EL200A универсальный LNB 8-го поколения с 2 выходами

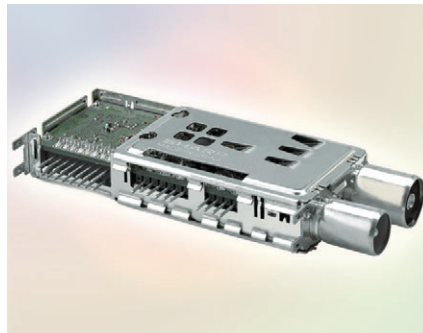
BS1R8EL400A универсальный LNB 8-го поколения с 4 независимыми выходами

BS1R8EL500A универсальный LNB 8-го поколения с 4 выходами



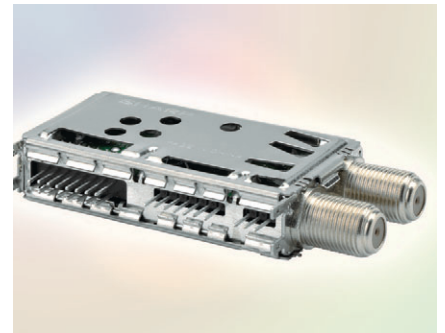
Новый Super Compact DVB-T приемник VA1K5ED6255

- Монтаж вертикальный
- Демодулятор 2L10353 Zarlink
- Коэффициент шума 6 дБ
- Потребляемая мощность 1,17 Вт



Новый Super Compact DVB-C приемник VA101CD6405

- Монтаж горизонтальный
- Демодулятор STV0297E
- Коэффициент шума 6 дБ
- Потребляемая мощность 1,36 Вт



Новый Super Compact DVB-S приемник BS2F7HZ7395

- Монтаж горизонтальный
- Демодулятор STV0288
- Коэффициент шума 8 дБ
- Потребляемая мощность 425 мВт

*Произведены мировым лидером в индустрии спутниковых приёмных систем.
Все конвертеры работают с цифровыми и аналоговыми сигналами*

реклама

ускоритель графики и звука IVA 2+. По производительности микросхема OMAP 3 соответствует Pentium II, но на её основе можно реализовать сотовый телефон с фотокамерой, игровую приставку, видео- и музыкальный плеер, а также карманный компьютер.

Процессоры Freescale PowerQUICC также объединяют в себе два разных ядра. Специализированное ядро QUICC Engine оптимизировано для коммуникационных задач и производит обработку сетевых протоколов. Микрокод QUICC Engine поддерживает физические интерфейсы первого уровня (Layer 1), приём и передачу пакетов, локальную адресацию, адресацию и маршрутизацию при межсетевом обмене, доставку пакетов между конечными точками (Layer 2, Layer 3 и Layer 4), а также управление качеством обслуживания (QoS). Второе ядро процессоров Freescale PowerQUICC, реализованное на базе архитектуры PowerPC, обеспечивает поддержку приложения.

ОТКРЫТОЕ ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ НА СЛУЖБЕ МНОГОЯДЕРНОСТИ

При всех отличиях многоядерности и многопоточности оба подхода эффективны для поддержки тех приложений, в которых конкуренция задач проявляется на уровне программы. Программисты должны предусматривать возможность создания максимального числа потоков в зависимости от количества и возможностей процессоров. Если при разработке программы максимизируется число возможных потоков, то по мере добавления новых ядер программа будет работать быстрее и эффективнее. Принцип независимости числа потоков от количества ядер позволяет создавать перспективные приложения, ускорить окупаемость инвестиций, сократить затраты и продлить жизненный цикл программного обеспечения. К сожалению, в многопоточных приложениях повышается вероятность возникновения взаимоблокировки и ошибок синхронизации, которая может быть снижена путём совершенствования компиляторов.

Компания QNX в своей среде разработки QNX Momentics v.4 ввела новый класс средств визуализации, которые облегчают миграцию на многоядерные архитектуры, отладку

систем на их основе и оптимизацию программного обеспечения для этих приложений. Эти средства позволяют выявить возможности для параллелизма, снизить необоснованную миграцию потоков между ядрами, убрать лишние межпроцессорные коммуникации и выявить конкуренцию за ресурсы, которые могут возникать в многоядерной системе.

Новый инструментарий QNX позволяет в интерактивном режиме «закрепить» процесс или поток в определённом ядре и затем измерить производительность. Компания QNX дополнила технологии многопроцессорности новым типом архитектуры bound multiprocessing («граничная» мультипроцессорность), сочетающей «прозрачную» масштабируемость симметричной многопроцессорности с возможностями закрепления некоторых процессов за определёнными ядрами.

Новые средства визуализации среды разработки QNX Momentics v.4 позволяют использовать технологию адаптивных разделов (adaptive partitioning), позволяющую создавать защищённые области исполнения кода с гарантированным доступом к ресурсам процессора. Новый инструментарий предусматривает мониторинг производительности и поведения приложения в каждом из защищённых разделов и позволяет динамически модифицировать разделы. При этом можно настраивать «бюджет» ресурсов процессора, отводимый каждому из разделов, переносить процесс из одного раздела в другой и фиксировать изменения в производительности обработки приложения.

Компания Intel постоянно совершенствует свой набор программных средств Intel Thread Checker, Intel Thread Profiler, Intel VTune и Intel Threading Building Blocks, позволяющих создавать приложения для многоядерных процессоров Intel. Библиотека шаблонов на языке C++ Intel Threading Building Blocks упрощает распараллеливание приложений на несколько исполняемых потоков, Intel Thread Checker выявляет ошибки в многопоточном коде, а Intel Thread Profiler предоставляет информацию о взаимодействии потоков в приложении, указывая на «узкие места», позволяет узнать, сколько ядер процессора используются приложением достаточно эффективно, и указывает процент кода, параллельное

выполнение которого организовано не оптимально. Пакет Intel VTune Performance Analyzer находит в коде приложений команды, на которые тратится слишком много процессорных ресурсов.

Управление задачами и ресурсами, а также коммуникации и синхронизация обладают особой спецификой при программировании многоядерных платформ. Многоядерные платформы встроенных систем могут использовать несколько ОС, и могут существовать ресурсы, управление которыми будет осуществляться не только какой-либо одной операционной системой.

Эффективное программирование многоядерных платформ требует разработки новых подходов. Можно утверждать, что создание и приобретение программного обеспечения для многоядерных решений потребует значительных инвестиций. В связи с этим естественным требованием будет переносимость программных наработок и инструментария между многоядерными платформами разных поставщиков.

Для поиска путей решения проблем программирования многоядерных платформ была создана Multicore Association – Ассоциация производителей и разработчиков многоядерных платформ. В числе её проектов – создание стандартов RAPI (Resource Management API или API для технологий управления ресурсами), CAPI (Communication API или API для коммуникационных подсистем) и TIPC (Transparent Inter Process Communication, или протокол «прозрачных» внутрипроцессных коммуникаций в кластерных системах). Рабочая группа по отладке (Debug Working Group) занята созданием набора высокоуровневых требований для отладки многоядерных систем, учитывающих специфику инфраструктуры платформ, в состав которой входят протоколы, рабочие библиотеки и операционные системы. Эта рабочая группа занимается также расширением возможностей существующих отладочных интерфейсов для нужд «многоядерной» отладки. В частности, группа проводит стандартизацию требований для системы подключения интерфейса JTAG и отладчика.

Главной целью проекта RAPI является обеспечение стандартными API

для планирования, управления и синхронизации ресурсов обработки данных. Эти ресурсы могут выполнять различные функции и включают процессоры, аппаратные ускорители, контроллеры прямого доступа к памяти (DMA engines) и ресурсы памяти.

Стандарт RAPI должен обеспечить поддержку управления состояниями, планирование и ранжирование ресурсов, контекстное управление (создание стеков, расширение, перемещение, сохранение и восстановление

ресурсов), а также базовые возможности синхронизации.

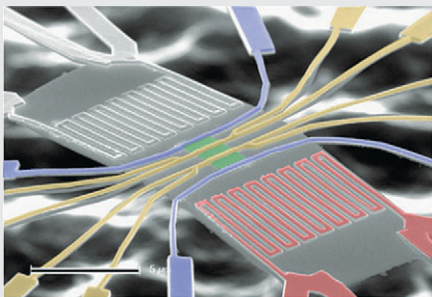
Стандарт SAPI определяет API для передачи сообщений и синхронизации передач во встроенной системе на основе многоядерной платформы с конкурирующими ядрами. Целевая система, под которую разрабатывается стандарт SAPI, предполагается «существенно» гетерогенной (гетерогенность ядер, коммуникационных шин, памяти, операционных систем, программных средств и языков программирования).

Консорциум EEMB (Embedded Microprocessor Benchmarking Consortium, Консорциум по проблемам испытаний характеристик микропроцессоров для встроенных систем) часть своих работ выполняет в интересах разработчиков многоядерных платформ. Его специалисты работают над созданием набора испытательных процедур, прохождение которых должно демонстрировать преимущества появления второго или нескольких ядер в оборудовании или системе. Э

Новости мира News of the World Новости мира

Тело человека – источник энергии для мобильных

Применение нанонитей (nanowires) способно резко увеличить эффективность превращения тепла в электроэнергию, – утверждают учёные из США. Сразу два коллектива исследователей из Калифорнийского технологического университета и Университета Беркли сообщили на днях об увеличении способности кремния к производству электрической энергии практически в 100 раз. Полученные результаты могут привести к разработке, например, зарядных устройств для мобильных телефонов, использующих тепло человеческого тела.



В основе получения электроэнергии из тепловой лежит явление термоэлектрической конверсии. Тепловая энергия, перетекая от горячей области к холодной, способна порождать электрический ток, который впоследствии может быть либо использован для текущих целей, либо сохранён в аккумуляторе для грядущих нужд. Кристаллический кремний традиционно рассматривается как материал с низкой способностью к конверсии по причине его высокой теплопроводности – тепло распространяется в материале настолько быстро, что практически невозможно создать достаточный дифференциал между тёплой и холодной областями.

Эффективность термоэлектрической конверсии измеряется коэффициентом добротности (ZT), равным для кристаллического кремния при комнатной темпера-

туре 0,01. Исследователи из Университета Беркли увеличили этот показатель до 0,4, специалисты из Калифорнийского технологического университета – до 0,6. Увеличение термической индуктивности материала достигалось благодаря использованию кремниевых нанонитей диаметром 10...100 нм с дефектами поверхности. Последние, по мнению учёных, играют важнейшую роль в повышении термоиндуктивности, поскольку трещины и неровности материала препятствуют свободному распространению фононов – квантов колебательных движений кристаллов, ответственных за перенос энергии.

По мнению учёных, технология будет иметь реальные коммерческие перспективы только по достижению коэффициента термоэлектрической добротности порядка 3...4 единиц.

cellular-news.com

Toshiba показала UMPC на топливных элементах

Компания Toshiba на выставке CES 2008 представила весьма прогрессивный и любопытный продукт – ультрамобильный персональный компьютер, в качестве источника питания которого используется не привычный аккумулятор, а топливный элемент. Отметим, что некоторые производители мобильных электронных устройств уже представили свои решения, питающиеся от топливных элементов, причём время автономной работы от подобных источников питания было значительно выше, нежели от современных аккумуляторов, – вплоть до одного месяца работы. Однако к этому моменту ни один из аппаратов до коммерческого использования не добрался.

На данный момент неизвестны и рыночные перспективы UMPC от компании Toshiba – производитель пока даже не сообщает о характеристиках устройства,



известно лишь, что аппарат обладает достаточной производительностью для работы под управлением операционной системы Windows Vista. На лицевой панели устройства присутствуют несколько кнопок управления и многопозиционный джойстик для управления курсором, призванный, по всей видимости, заменить компьютерную мышь.

Представленный на CES 2008 образец питается от топливного элемента с прямым распадом метанола, причём источник питания не встроен в корпус устройства, а подключается в качестве дополнительного модуля. К сожалению, о характеристиках топливного элемента производитель предпочитает умалчивать. Таким образом, представленный экспонат лишь иллюстрирует тот факт, что производитель продолжает вести работы в этом направлении, не сообщая пока о конкретных успехах.

www.3dnews.ru