

Открытый проект многоцелевого контроллера общего применения ARM-Dominator

(часть 2)

Александр Елисеев (г. Вильнюс, Литва)

В этой части статьи приводится краткое описание архитектуры семейства STR91x, рассматриваются возможности цифровой обработки сигналов микроконтроллерами этого семейства и приводится обзор средств разработки. В качестве примера возможностей прибора рассматривается вариант передачи изображений через Интернет.

КРАТКИЙ ОБЗОР АРХИТЕКТУРЫ STR91x

Напомним, что ядро ARM является микропроцессорной архитектурой, разработанной фирмой ARM. Фирма сама не производит чипов, но продаёт лицензии третьим фирмам на производство чипов с ядром ARM и делает это очень успешно. По оценкам аналитиков, микроконтроллеры с ядром ARM применяются более чем в 90% всех производимых мобильных телефонов. В самых успешных моделях, например iPhone фирмы Apple, можно насчитать не менее трёх ядер ARM, интегрированных в разные заказные чипы телефона.

Существует достаточно много семейств ARM-микропроцессоров: ARM7, ARM9, ARM10, ARM11, ARM Cortex и т.д. Семейства отличаются архитектурой, технологическими нормами, максимальной тактовой частотой и т.д. Система команд семейств совместима снизу вверх. По системе команд различаются архитектуры ARMv4, ARMv4T, ARMv5T, ARMv5TE, ARMv6, ARMv7. Каждая следующая архитектура имеет некоторые улучшения по сравнению с предыдущей. Нет прямого соответствия между номером семейства и номером архитектуры. С архитектурой v4T могут быть представители семейства и ARM7 и ARM9, а с архитектурой v5TE могут быть чипы семейства ARM9 и ARM10.

Ядро ARM966E-S чипов STR91x относится к семейству ARM9 и имеет архитектуру ARMv5TE. Буква E в идентификаторе архитектуры гово-

рит о наличии дополнительных DSP-инструкций. Семейство ARM9 отличается от предыдущего семейства ARM7 увеличенным количеством этапов конвейера выполнения инструкций с 3 до 5 и разделением шин для доступа к памяти инструкций и памяти данных.

Принятая фирмой ARM система лицензирования приводит к тому, что однокристалльные микроконтроллеры, разработанные на основе ARM, в структурном плане разделяются на ядро и окружающую его периферию. Ядро является собственностью фирмы ARM, и документацию о нём следует искать на сайте фирмы ARM, периферия же может быть как разработкой фирмы-производителя, так и разработкой ARM в разных пропорциях. В результате разработчик для полного освоения STR91x должен изучить:

- Справочное руководство по семейству ARM9E-S (ARM9E-S (Rev 2) Technical Reference Manual) с сайта фирмы ARM;
- Справочное руководство на ядро ARM966E-S (ARM966E-S (Rev 1) Technical Reference Manual) с сайта фирмы ARM;
- Справочное руководство по архитектуре ARM в части, касающейся архитектуры ARMv5TE (ARM v5TE Architecture Reference Manual), с сайта фирмы ARM;
- Техническое описание семейства STR91x с сайта фирмы STMicroelectronics
- Руководство по применению семейства STR91x с сайта фирмы STMicroelectronics.

STR91x, в дополнение, является устройством типа System-in-a-Package (SiP), т.е. в корпусе микроконтроллера содержится два кристалла — сам микроконтроллер и чип FLASH-памяти. Техническое описание FLASH-памяти также содержится в отдельном документе.

На рисунке 9 приведена блок-схема внутреннего устройства чипа STR912FW44. Семейство STR91x имеет ряд интересных отличительных особенностей, увеличивающих производительность чипов. Обычно для снижения влияния малой пропускной способности каналов памяти в процессорах используют кэш, но кэш может вносить чувствительные задержки при выборке новой линии кэша во время перехода к процедурам обработки прерываний. В STR91x вместо кэша применяется специальный интерфейс памяти с сильной связью Tightly-Coupled Memory interface (TCM) и аппаратная очередь предварительно выбранных инструкций совместно с кэшем инструкций переходов (Pre-fetch Unit and Branch Cache). В ARM966E-S реализовано два независимых TCM-интерфейса для инструкций (ITCM) и для данных (DTCM), и они обеспечивают доступ к памяти за один такт частоты ядра. Аппаратная очередь инструкций с кэшем переходов минимизирует задержки чтения из отстающей по скорости от ядра памяти типа FLASH.

Архитектура микроконтроллера с ARM-ядром значительно отличается от архитектур традиционных 8- и 16-разрядных микроконтроллеров, и прежде всего тем, что в ней используется иерархия внутренних шин, соединённых межшинными интерфейсами. Шины могут работать на разных частотах, за доступ к шинам могут конкурировать много внутренних модулей микроконтроллера, обмена данными по шинам могут за-

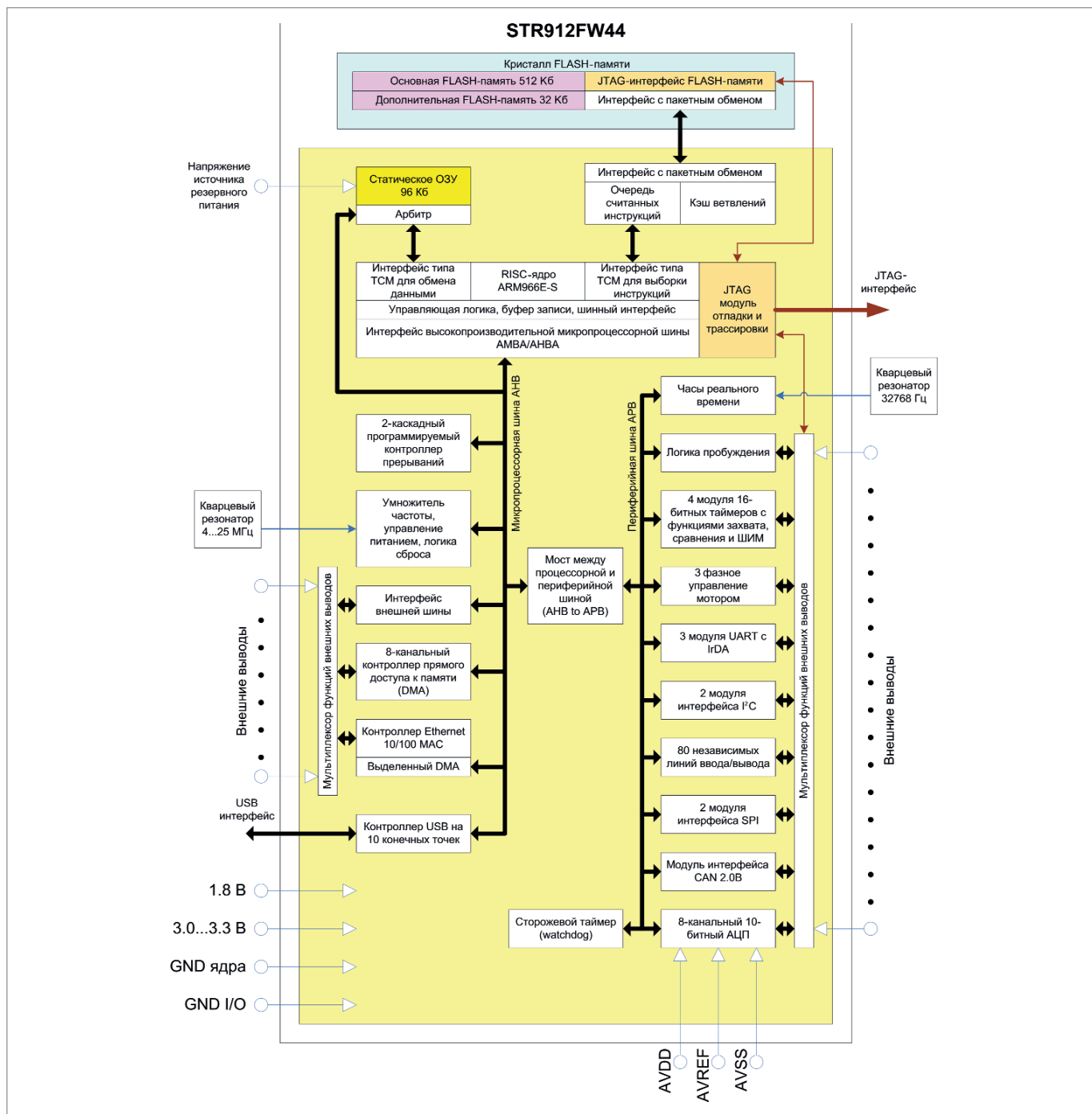


Рис. 9. Блок-схема чипа STR912FW44

канчиваться ошибками, за которыми нужно следить программными средствами. Это приводит к тому, что отсутствует строгий детерминизм времени выполнения инструкций, как это присуще простейшим микроконтроллерам. Во многом такое положение связано с высокими частотами, на которых работает ARM-ядро. На таких частотах уже не способна работать FLASH-память, такие частоты не нужны для работы сравнительно медленной периферии типа UART или I²C.

Для медленной периферии в STR91x введена шина APB, для работы на максимальной скорости предна-

значена шина AHB. AHB-шина совместно с шиной TCM имеет доступ к внутреннему ОЗУ, избежать конфликтов между ними помогает арбитр доступа к ОЗУ. Инициировать обмен на шине AHB независимо от процессора также может контроллер прямого доступа к памяти (DMA). Приведённые выше замечания относительно шин важны, поскольку обычно в документации акцент на этом не делается, но корректная настройка параметров шинных интерфейсов очень важна для достижения максимальной производительности и надёжной работы чипов.

К другим особенностям чипов, не отражённых на блок-схеме, можно отнести:

- поддержка питания ОЗУ от резервного источника при выключении основного питания;
- встроенные часы реального времени с очень малым потреблением от резервного источника;
- наличие вывода для внешнего сигнала, по которому производится моментальное стирание всего внутреннего ОЗУ;
- специальная однократно-программируемая область памяти размером 30 байт, способная содержать

уникальный код, программируемый пользователем;

- защита FLASH-памяти от несанкционированного считывания с помощью блокировки определённых команд JTAG-интерфейса;
- 8-канальный контроллер DMA, способный автоматически обрабатывать связные списки дескрипторов;
- возможно выполнение инструкций из одного блока FLASH-памяти во время программирования другого;
- возможно задание в качестве стартового любого из двух блоков FLASH-памяти;
- тактирование ядра может осуществляться от низкочастотного кварцевого резонатора часов реального времени;
- питание любого периферийного блока может быть индивидуально отключено или отключено его тактирование;
- наличие двух режимов пониженного потребления: Idle и Sleep. В Sleep-режиме работают только часы реального времени, способные по будильнику выводить процессор в рабочий режим;
- наличие в JTAG-цепочке отдельного TAP-контроллера FLASH-памяти, что значительно позволяет ускорить технологический этап программирования;
- АЦП-модуль обеспечивает время преобразования в 10-битный код менее 0,7 мкс.

Возможности цифровой обработки сигналов семейства STR91x

В архитектуре ARMv5TE введено 10 команд, ускоряющих алгоритмы цифровой обработки данных. Они приведены в таблице 2. DSP-инструкции выполняются за один или два цикла ядра. Для сравнения, инструкции умножения в архитектуре ARMv4T семейства ARM9 выполняются за четыре и более циклов ядра.

Это приводит иногда к неожиданным результатам, например, известный микроконтроллер AT91RM9200 семейства ARM9 с архитектурой ARMv4T, работающий на частоте 180 МГц, вполне может уступить по быстродействию чипам STR91x, работающим на частоте 96 МГц в приложениях, связанных с цифровой обработкой данных.

Важность длительности выполнения инструкций умножения со сложением обусловлена тем, что они применяются практически во всех цифровых фильтрах и корреляторах, а они являются сердцем подавляющего большинства DSP алгоритмов. Не менее важна функция слежения за насыщением результата операций сложения и умножения. Некорректное отслеживание ситуаций насыщения приводит к неработоспособности цифровых фильтров. При отсутствии аппаратной поддержки установки флага насыщения его пришлось бы реализовать программно и проверять после каждой арифметической операции в цифровом фильтре.

Исследования специалистов фирмы ARM показывают, что DSP-инструкции ускоряют вычисления при реализации голосового кодера стандарта GSM-AMR на 40%, а при реализации алгоритма сжатия голоса G.723.1 — на 41% по сравнению с временем, которое требуется для выполнения той же работы чипам с ядром ARM без DSP инструкций.

Фирма STMicroelectronics предлагает разработчикам библиотеку оптимизированных DSP-функций для STR91x. В библиотеку входят процедуры вычисления отклика цифрового фильтра с бесконечной импульсной характеристикой, вычисления отклика цифрового фильтра с конеч-

ной импульсной характеристикой и вычисления быстрого преобразования Фурье. Преобразование Фурье для 1024 точек выполняется процедурой из этой библиотеки за 713 мкс.

ИНТЕГРИРОВАННЫЕ СРЕДЫ РАЗРАБОТКИ И КОМПИЛЯТОРЫ

Программное обеспечение для встраиваемых систем в большинстве случаев пишется на языке C. Выбор компилятора с языка C является ответственным этапом, поскольку этот инструмент во многом определяет производительность труда программиста и может влиять на общую надёжность программного обеспечения.

Интегрированная среда разработки (в дальнейшем IDE) кроме компилятора включает редактор исходных текстов, среду управления проектами, линкер, интерактивный отладчик и другие утилиты, автоматизирующие создание из исходных текстов загружаемого в микроконтроллер кода и его отладку.

Известно 8 – 10 компиляторов различных фирм, способных сгенерировать код для ядра ARM966, которое используется в STR91x. Ещё больше IDE с возможностью компиляции для ядра ARM966. Многие из них базируются на бесплатной версии GNU C/C++. Однако, не все они одинаково дружелюбны к тем, кто хочет начать разработку именно на базе STR91x.

Анализ существующих решений показывает, что наиболее легкий старт (хотя и не самый дешёвый) обеспечивают две среды разработки: IAR Embedded Workbench for ARM и RealView Microcontroller Development Kit (RVDK) фирмы Keil, ставшей с недавнего времени подразделением фирмы ARM. Для семейства STR91x в этих пакетах даются развёрнутые примеры проектов, автоматически создаются командные файлы для компилятора и линкера, от пользователя не требуется задавать ручную распределение памяти и периферии в микроконтроллерах. Эти IDE могут программировать внутреннюю FLASH-память микроконтроллеров через интерфейс JTAG. В программах-отладчиках этих IDE в удобной форме можно наблюдать состояния регистров периферии и ядра STR91x. Обе IDE умеют симулировать работу STR91x с разной степенью полноты. У каждого из пакетов есть сильные и слабые стороны, кото-

Таблица 2. DSP-инструкции архитектуры v5TE

Инструкция	Описание
SMLAx(y){cond}	16*16+32 → 32 Умножение со знаком и сложение
SMLAWy{cond}	32*16+32 → 32 Расширенное умножение со знаком и сложение
SMLALx(y){cond}	16*16+64 → 64 Расширенное умножение со знаком и расширенное сложение
SMULx(y){cond}	16*16 → 32 Умножение со знаком
SMULWy{cond}	16*32 → 32 Расширенное умножение со знаком
QADD Rd, Rm, Rs	SAT(Rm+Rd) Сложение с установкой флага насыщения
QDADD Rd, Rm, Rs	SAT(Rm+SAT(Rs*2)) Сложение с удвоением и с установкой флага насыщения
QSUB Rd, Rm, Rs	SAT(Rm-Rd) Вычитание с установкой флага насыщения
QDSUB Rd, Rm, Rs	SAT(Rm-SAT(Rs*2)) Вычитание с удвоением и с установкой флага насыщения
CLZ{cond}	Подсчёт двоичных нулей слева до первого ненулевого бита

рые могут иметь разное субъективное значение при выборе.

Для получения более объективной картины автор провёл сравнительные тесты компиляторов по объёму и быстродействию генерируемого кода. Обе характеристики особенно важны для малых встраиваемых систем и могут быть достаточно серьёзными критериями при выборе компиляторов.

Сравнение по объёму сгенерированного кода проведено на примере проекта, описанного в документе Application Note AN-9910 и расположенного на сайте фирмы Micrium. Результаты показаны в таблице 3. Автор подготовил четыре варианта проектов AN-9910, адаптированных для платформы ARM-Dominator. С проектами можно ознакомиться на сайте журнала. Проект AN-9910 является эффективной демонстрацией работы операционной системы uCOS-II, стека протоколов TCP/IP, фирменной библиотеки ST для семейства STR91x и программы тестирования TCP/UDP-соединений. Проект включает более 135 файлов на языке C и ассемблере и может считаться типичным приложением, рассчитанным на выполнение в малых встраиваемых системах с микроконтроллерами семейства STR91x.

Не менее важным является сравнение быстродействия сгенерированного компиляторами кода. Для этого

автор выбрал тестовый набор алгоритмов, включающий известные тесты Whetstone, Dhrystone и криптографические алгоритмы. На сайте журнала можно найти четыре проекта с исходными текстами тестов, адаптированных для платформы ARM-Dominator. В проектах использовались опции компилятора, заставляющие его генерировать максимально быстрый код. Результаты можно посмотреть в таблице 4.

Тест Whetstone имитирует приложение с большим объёмом вычислений с плавающей точкой, результаты этого теста говорят об эффективности встроенных в компилятор математических библиотек, оперирующих с числами типа float.

Тест Dhrystone 2.1 пытается смоделировать структуру типичного приложения, где интенсивно обрабатываются строки, вызываются подпрограммы, выполняются циклы над массивами и структурами. Dhrystone применяется уже довольно давно, и существуют открытые таблицы результатов для уже ушедших в прошлое микропроцессоров и микроконтроллеров. Так вот, быстродействие Dhrystone на STR91x с частотой 96 МГц, согласно этим таблицам, равнялось бы быстродействию микропроцессора Intel 80386, если бы он работал на частоте 431 МГц! Это сравнение показывает, насколько эффек-

тивнее архитектура современного ARM-ядра и насколько улучшились характеристики современных компиляторов.

Анализ результатов тестов показывает заметное преимущество компилятора RealView C/C++ из пакета RVDK над всеми остальными. RealView генерирует код, по компактности незначительно отстающий от лидера — компилятора IAR, но при этом значительно превосходит всех по скорости выполнения сгенерированного кода. RealView также значительно быстрее производит компиляцию по сравнению с конкурентами. Серьёзные проекты на платформе ARM-Dominator могут содержать несколько сотен файлов, поэтому быстродействие компилятора имеет не последнее значение. К другим преимуществам RealView можно отнести совместимость с диалектом C GCC, поддержку стандарта вызовов процедур AAPCS, способность генерировать позиционно-независимый код, точное следование стандарту C99. Отладчик среды разработки фирмы Keil для RVDK также обеспечивает некоторые преимущества по сравнению с остальными: более точный и быстрый интерактивный симулятор; точный профайлер; поддержку трассировки; отображение состояния периферии чипа STR91x в виде интуитивно понятных диалоговых окон и т.д.

Таблица 3. Сравнение компиляторов по скорости работы и объёму сгенерированного кода

Параметр сравнения	IAR C/C++ Compiler for ARM 4.41A	RealView C/C++ Compiler 3.0	Rowley CrossWorks 1.6 (GCC 4.1.0)	GNU ARM GCC 4.1.1
Время полной компиляции	47 с	13 с	37 с	1 мин 20 с
Полученный размер загружаемого кода для работы процессора в режиме ARM, с максимальной оптимизацией по объёму кода, байт	110 303	112 300	144 868	183 251
Полученный размер загружаемого кода для работы процессора в режиме THUMB, с максимальной оптимизацией по объёму кода, байт	77 103	79 092	104 556	139 715

Таблица 4. Результаты тестов на быстродействие генерируемого компиляторами кода

Параметр сравнения	IAR C/C++ Compiler for ARM 4.41A	RealView C/C++ Compiler 3.0	Rowley CrossWorks 1.6 (GCC 4.1.0)	GNU ARM GCC 4.1.1
Время выполнения теста Whetstone, мкс	377 890	214 138	309 709	221 112
Время выполнения одного цикла теста Dhrystone 2.1, мкс	16,6	9,1	23,0	20,9
Количество циклов теста Dhrystone, выполняемых за 1 с	60 375	110 468	43 497	47 736
Время выполнение хеширования по алгоритму SHA1 16-байтного блока, мкс	4	2	3	3
Время выполнение хеширования по алгоритму MD5 16-байтного блока, мкс	3	2	3	3
Время шифрования по алгоритму AES256 16-байтного блока, мкс	22	18	54	70
Время шифрования по алгоритму DES3 16-байтного блока, мкс	49	48	136	141
Время шифрования по алгоритму RC4 16-байтного блока, мкс	7	7	8	8
Время генерации случайного числа по алгоритму PseudoDES, мкс (Numerical Recipes in C Chapter 7.5)	2	2	2	3
Время генерации случайного числа типа float в диапазоне 0...1, мкс (Numerical Recipes in C Chapter 7.1)	5	2	5	2

JTAG-отладчики

JTAG-отладчики значительно экономят время поиска ошибок, и в комплексных проектах без них практически невозможно обойтись. Ядро ARM966 позволяет с помощью JTAG-интерфейса установить две аппаратные точки останова. В точка останова ядро ARM прекращает выполнение программы, и в это время отладочное средство может неопределённо долго исследовать содержимое регистров чипа и памяти до тех пор, пока само не возобновит работу процессора. Этот стандартный сценарий отладки в STR91x дополняется другой возможностью: при прохождении точек останова не останавливать процессор, а вызывать обработчики прерываний, которые могут через JTAG сами выдать интересующую информацию в программу-отладчик, внося минимальную задержку в выполнение программы. Также интересна обратная возможность. При срабатывании точки останова, в STR91x может выборочно приостанавливаться работа некоторых периферийных модулей. Две точки останова — это сравнительно немного, но это количество характерно для семейства ARM и во многих случаях достаточно.

Приведём сравнительные характеристики нескольких JTAG-отладчиков.

SEGGER J-Link — JTAG-отладчик фирмы SEGGER, его прямой аналог предлагается фирмой IAR под тем же названием. Известны другие функциональные аналоги, например популярный MT-Link фирмы MT-System. Достоинствами отладчика являются высокая скорость передачи данных и программирования, наличие RDI-драйвера, поддержка средами разработки нескольких сторонних фирм (Keil, Rowley Associates Limited), установка неограниченного числа точек останова с помощью модификации кода программы, быстрое пошаговое выполнение кода, поддержка технологии под названием *semihosting*. *Semihosting* даёт возможность отлаживаемому устройству использовать файловую систему и систему ввода/вывода компьютера через вызовы стандартных функций: `printf`, `fread`, `fwrite` и т.д. В качестве физического канала передачи при этом используется JTAG. Недостатком отладчика является то, что сопутствующее программное обеспечение не поддерживает

программирование области OTP и битов защиты STR91x.

ULINK2 — JTAG-отладчик фирмы Keil Software. Это отладочное устройство тесно интегрировано со средой разработки фирмы Keil и несколько дешевле, чем SEGGER J-Link. В среде Keil есть возможность программирования области OTP и битов защиты STR91x. Реализована поддержка технологии быстрого коммуникационного канала по интерфейсу JTAG, так называемый агент реального времени (Real-Time Agent). Агент реального времени позволяет пользовательской программе выводить диагностическую и отладочную информацию через JTAG-интерфейс в специальное окно отладчика. При этом не занимают периферийные интерфейсы микроконтроллера, в частности UART, как это практикуется в иных случаях. Агент также позволяет просматривать память микроконтроллера и значения переменных, не останавливая программу и не изменяя её логики работы. Из недостатков следует отметить худшие параметры скорости по сравнению с J-Link и несовместимость со средствами разработки третьих фирм.

Приведённые выше два отладочных средства наиболее популярны, поскольку они поддерживаются непосредственно известными производителями IDE для семейства STR91x. Кроме них существует ещё не менее десятка отладочных средств разных производителей для работы с STR91x. Стоит упомянуть отладочное средство Multi-ICE фирмы ARM. Оно разработано самой фирмой — разработчиком ядра ARM и первым стало поддерживать чипы с ядром ARM966. Multi-ICE является штатным отладочным средством в среде разработки фирмы ARM под названием RealView. Multi-ICE также легко интегрируется в среду разработки IAR и потенциально в любой пакет разработки для ARM, который поддерживает интерфейс RDI. На Multi-ICE стоит обратить внимание, когда один интерфейс JTAG на целевой плате помимо работы с STR91x служит ещё и для коммуникации с разнородным набором чипов, включающих FPGA, CPLD, и т.д.

Бюджетные варианты средств разработки

Перечисленные выше средства разработки обеспечивают высокую

производительность труда разработчиков, но могут быть слишком дороги для проектов с ограниченным бюджетом или образовательных проектов.

Все бюджетные варианты основываются на какой-либо из версий бесплатного компилятора GNU C/C++ из пакета GNU Compiler Collection (GCC) и сопутствующих инструментов. Сложность обсуждения сред разработки на базе GCC состоит в том, что существующие решения многокомпонентны. Они состоят из множества программных компонентов, созданных различными группами разработчиков с разной степенью качества и технической поддержки. Для каждого компонента может существовать несколько альтернатив. Основные компоненты следующие:

- какая-либо версия компилятора GNU C/C++ для ARM (3.3, 3.4, 4.0 и т.д.);
- какая-либо версия сопутствующих инструментов для GCC (binutils 2.14, 2.15, 2.16 и т.д.);
- какая-либо версия системных библиотек GNU C/C++ для ARM (uClibc x.x, newlib x.x, и т.д.);
- какая-либо среда разработки (IDE), включающая редактор, генератор make-файлов и т.д. В последнее время широкое распространение получила среда разработки Eclipse;
- в случае выбора Eclipse следует позаботиться о соответствующей надстройке для языка C — C Development Toolkit (CDT). Многие источники рекомендуют Zylind CDT (<http://zylind.com>);
- какая-либо версия программы-отладчика GNU Project debugger (GDB);
- какая-либо версия графического интерфейса пользователя для программы — отладчика GDB. В пакете Eclipse применяется графический интерфейс Insight (<http://sourceware.org/insight>);
- какая-либо версия программы поддержки внутрисхемного отладчика через интерфейс JTAG. В последнее время неплохо развивается проект OpenOCD.

Все программы из списка бесплатны и могут в принципе обеспечить работоспособный пакет инструментов для разработки программного обеспечения STR91x. Остаётся вопрос с аппаратным адаптером для подключения JTAG-интерфейса микроконтроллера к PC. Самым дешёвым

адаптером можно считать Wiggler — простейшее устройство, собранное на одной микросхеме 8-битного регистра и подключаемое к LPT-порту компьютера с одной стороны и JTAG-интерфейсу микроконтроллера с другой. Схема адаптера Wiggler опубликована на множестве сайтов в Интернете. Можно найти в продаже готовые адаптеры типа Wiggler.

В проекте OpenOCD с недавнего времени существует поддержка микроконтроллеров STR91x. Драйвер OpenOCD позволяет из среды Eclipse отлаживать программы на STR91x с помощью адаптера Wiggler, а также выполнять программирование FLASH-памяти микроконтроллеров.

Интеграция всех вышеперечисленных компонентов облегчается наличием в Интернете ресурсов с уже готовыми интегрированными пакетами, это, например, проект Yagarto (<http://www.yagarto.de/>) или Eclipse Embedded Development Environment фирмы Macraigor Systems LLC (<http://www.macraigor.com>).

Как промежуточный вариант между абсолютно бесплатным программным обеспечением и дорогими

программными пакетами можно рассмотреть продукт фирмы Rowley Associates под названием CrossWorks for ARM. Это интегрированная IDE с компилятором GCC 4.1.0, симулятором и отладчиком, способным работать через Wiggler с STR91x. Цена CrossWorks для персонального использования составляет всего 150 долл. Это очень немного по сравнению с IAR или Keil, цена которых находится в диапазоне 5...6 тыс. долл.

Ещё лучшей альтернативой может оказаться среда разработки RKit-STRx фирмы Raisonance S.A.S. На момент написания статьи фирма обещала в скором времени выложить для бесплатного скачивания этот пакет. Пакет RKit-STRx обладает теми же характеристиками, что и CrossWorks, но вместо Wiggler использует фирменный адаптер Rlink. Rlink стоит 100 долл., и, соответственно, такова и будет цена для разработчика пакета RKit-STRx. Стоит отметить, что Rlink подключается к USB-интерфейсу компьютера и работает значительно быстрее, чем Wiggler.

Автор, в свою очередь, предлагает менее разрекламированное бюджет-

ное решение, но, возможно, не менее эффективное. С сайта компании Keil можно скачать оценочную версию пакета RVDK. В IDE этого пакета под названием uVision есть возможность вместо использования компилятора RealView назначить компилятор GCC. Подходящий и самый свежий GCC-компилятор можно бесплатно взять с сайта www.gnuarm.com. В RVDK есть несколько примеров, демонстрирующих работу с GCC. Отладчик Keil в качестве JTAG-адаптера может использовать SEGGER J-Link или MT-Link и при этом в паре с GCC не налагает ограничений на отладку. Цена решения оказывается примерно 70 долл., но отладчик обладает лучшими качествами коммерческого продукта.

К сожалению, даже с модифицированными и оптимизированными, как в CrossWorks, библиотеками компиляторы GCC значительно отстают по эффективности от коммерческих конкурентов, о чём свидетельствуют результаты тестов в таблицах 3, 4. Разработчику придётся смириться с тем, что приблизительно половина потенциально доступных ресурсов FLASH-памяти и быстродействия

MOBILE & WIRELESS

INTERNATIONAL CONFERENCE & EXHIBITION

3-я МЕЖДУНАРОДНАЯ КОНФЕРЕНЦИЯ И ВЫСТАВКА

БЕСПРОВОДНЫЕ И МОБИЛЬНЫЕ ТЕХНОЛОГИИ

27-29 ноября

ЦЕНТР МЕЖДУНАРОДНОЙ ТОРГОВЛИ
МОСКВА, РОССИЯ

2007





3G? GPRS? LDGE?

Тел.: (495) 739 55 09,
факс: (495) 641 22 38
E-mail: electronica@inconex.ru

Организатор:
INCONEX
International Conference & Exhibition
ООО "Инконэкс"

технологии, которые меняют мир...

www.inconex.ru

СОВРЕМЕННАЯ ЭЛЕКТРОНИКА ♦ № 7 2007

WWW.SOEL.RU

© СТА-ПРЕСС

61

Таблица 5. Исходные установки при тестировании производительности STR91x

Тактовая частота ядра (MCLK)	96 МГц
Тактовая частота RCLK	96 МГц
Тактовая частота интерфейса FLASH-памяти	96 МГц
Тактовая частота шины АНВ (HCLK)	96 МГц
Тактовая частота шины АРВ (PCLK)	96 МГц
Тактовая частота интерфейса внешней памяти (BCLK)	96 МГц
Кэш ветвлений	Включен
Количество тактов ожидания на шине DTCM	0
Количество тактов ожидания на шине АНВ	0
Блокировка передачи на АНВ-шине	Выключена
Количество тактов ожидания на шине внутренней FLASH	2
Значение установки скорости шины FLASH	>66 МГц
Буферизация записи в ядре ARM966E-S	Выключена
Буфер предвыборки ядра ARM966E-S	Включен

микроконтроллера в крупных проектах на Си будут для него потерянны.

ТЕСТИРОВАНИЕ ПРОИЗВОДИТЕЛЬНОСТИ STR91x

Производительность микроконтроллеров семейства STR91x зависит от очень многих внутренних программируемых настроек, выбранного режима работы процессора и типа памяти, из которой выполняется программа. Для того чтобы добиться оптимального баланса между производительностью, надёжностью и компактностью про-

раммы, нужно иметь достаточно ясное представление о влиянии тех или иных параметров на производительность чипа.

В качестве типичных приложений, на которых тестировалось изменение производительности в зависимости от вариаций параметров, автор выбрал тесты Whetstone и Dhrystone. В качестве компилятора был выбран RealView и установлена максимальная оптимизация по скорости выполняемого кода. Другие компиляторы, безусловно, дадут другие результаты, но данный тест предполагает выяснение максимально достижи-

мых параметров с лучшими из существующих на сегодняшний день средствами разработки.

Исходные установки для тестирования производительности приведены в таблице 5. Автор посчитал бессмысленным анализировать производительность на уровне машинных кодов или ассемблерных фрагментов, поскольку разрабатывать на ассемблере серьёзные проекты для STR91x экономически нецелесообразно, а необходимость в повышении производительности программ на Си, тем не менее, остаётся большой. Для коротких ассемблерных вставок в DSP-алгоритмах ситуация очень проста. Их обычно помещают во внутреннее ОЗУ, в котором скорость работы процессора детерминирована и равна 96 MIPS. С точностью до такта при помощи инструментов профилирования в симуляторе можно узнать все временные интервалы, поэтому в этом случае необходимости в эмпирических исследованиях нет.

Прежде всего интересует, как изменится производительность процессора от типа памяти, в которой выполняется программа, и режима ра-

Таблица 6. Тестирование влияния типа памяти на производительность

Режим работы процессора	Область памяти, из которой выполняется программа	Количество выполняемых циклов Dhrystone в секунду	Время выполнения Whetstone, мкс
ARM	Внутренняя FLASH	110 978	214 788
ARM	Внутреннее ОЗУ, область DTCM	166 372	144 760
THUMB	Внутренняя FLASH	84 206	218 656
THUMB	Внутреннее ОЗУ, область DTCM	141 172	145 535
ARM	Внешнее ОЗУ, данные во внутреннем ОЗУ	22 731	1 122 079
ARM	Внешнее ОЗУ, данные во внешнем ОЗУ	18 375	1 243 465
ARM	Внутренняя FLASH, данные во внешнем ОЗУ без буферизации записи	58 713	299 438
ARM	Внутренняя FLASH, данные во внешнем ОЗУ с буферизацией записи	61 973	276 676

Таблица 7. Тестирование влияния кэша ветвлений и буфера предвыборки. Режим работы процессора – ARM

Состояние кэша ветвлений	Область памяти, из которой выполняется программа	Количество выполняемых циклов Dhrystone в секунду	Время выполнения Whetstone, мкс
Включен	Внутренняя FLASH	110 978	214 788
Выключен	Внутренняя FLASH	98 356	302 396
Включен	Внутреннее ОЗУ, область DTCM	166 372	144 760
Выключен	Внутреннее ОЗУ, область DTCM	166 369	144 761

Таблица 8. Тестирование влияния тактов ожидания на шинах АНВ и DTCM

Режим работы процессора	Количество тактов ожидания на шине DTCM	Количество тактов ожидания на шине АНВ	Область памяти, из которой выполняется программа	Количество выполняемых циклов Dhrystone в секунду	Время выполнения Whetstone, мкс
THUMB	0	0	Внутреннее ОЗУ, область DTCM	141 172	145 535
THUMB	0	1	Внутреннее ОЗУ, область DTCM	100 625	235 977
ARM	0	1	Внутреннее ОЗУ, область DTCM	100 837	236 694
ARM	1	0	Внутреннее ОЗУ, область DTCM	150 229	153 510
ARM	0	0	Внутреннее ОЗУ, область АНВ с буферизацией	160 797	150 053
ARM	0	0	Внутреннее ОЗУ, область АНВ без буферизации	160 798	150 053

боты процессора: THUMB или ARM (см. табл. 6).

Компания ST анонсировала в будущих модификациях чипов улучшение функционирования кэша ветвлений. В связи с этим представляет интерес влияние кэша ветвлений на производительность (табл. 7).

Шина АНВ представляет собой сложную структуру с возможностью проведения расщеплённых транзакций, конкурирующую за доступ к ОЗУ с шиной DTSM. В режиме работы процессора THUMB может понадобиться установить один дополнительный такт ожидания на АНВ во избежание некорректной работы с периферийными модулями. Как это может отразиться на производительности и как вообще влияет отражение ОЗУ на АНВ, показывает следующий тест (см. табл. 8).

ДЕМОНСТРАЦИОННЫЙ ПРИМЕР ПЕРЕДАЧИ ИЗОБРАЖЕНИЯ ЧЕРЕЗ INTERNET С WEB-СЕРВЕРА ARM-DOMINATOR

К разъёму интерфейса RS232 в ARM-Dominator подведены дополни-

тельные сигналы, позволяющие легко подключить к нему модуль-камеру марки С328-7640 (рис. 10). Эта камера способна делать снимки с разрешением 640×480 бит и сжимать их в формат JPEG. Передача информации производится по последовательному асинхронному интерфейсу со скоростью до 115 200 бод. С таким интерфейсом может работать любой UART микроконтроллера без всяких промежуточных драйверов.

В демонстрационном примере на базе TCP/IP-стека с API BSD-сокетов реализован web-сервер. Web-сервер получает запросы от удалённых браузеров клиентов на получение страницы с изображением. Получив запрос, программа сервера производит извлечение из оперативной памяти файла готового снимка и передачу его клиенту по протоколу HTTP 1.0. Одновременно с этим в устройстве непрерывно выполняется программа обслуживания модуля камеры, которая периодически посылает запрос в камеру на выполнение снимка и выгрузку готовых JPEG-файлов из камеры. Файлы помещаются в оперативную память устрой-

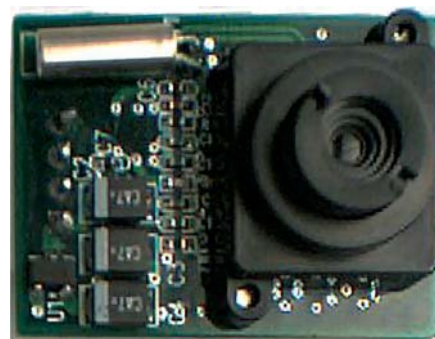


Рис. 10. Внешний вид камеры-модуля С328-7640

ства для последующей передачи. Размер файлов при разрешении 640×480 цветных пикселей находится в диапазоне 10...50 Кб в зависимости от снимаемой сцены. С помощью программы-терминала можно на ходу менять разрешение снимков и другие настройки сервера. Поскольку файлы HTML-страниц сервера хранятся на SD-карте, нет никаких проблем с изменением дизайна страниц и структуры всего web-сайта сервера ARM-Dominator.

С демонстрационным проектом можно ознакомиться на сайте журнала. ©

MPS
Monolithic Power Systems



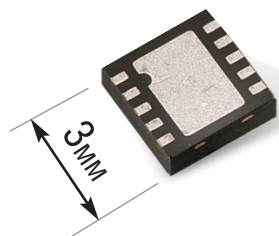
Маленький и мощный!

MP4459 — высокочастотный понижающий DC/DC-преобразователь

NEW!

Ключевые достоинства

- Частота преобразований: 4 МГц!
- Диапазон входных напряжений: 4,5...36 В
- Диапазон выходных напряжений: 0,8...36 В
- Ток нагрузки: 1,5 А
- Напряжение обратной связи: 0,8 В
- КПД: >95%



ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР MPS В РОССИИ

PROSOFT®

ПРОСОФТ — АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

Телефон: (495) 232-2522 • E-mail: info@prochip.ru • Web: www.prochip.ru

Реклама