

# Тенденции развития высокопроизводительных цифровых процессоров обработки сигналов

Николай Кольский (Москва)

В статье представлен обзор ситуации на рынке цифровых процессоров обработки сигналов: новые приложения, новые конструкции, новые сроки.

Цифровой процессор обработки сигналов (ЦПОС, DSP), или цифровой сигнальный процессор (ЦСП) – это наименование одной из двух разновидностей вычислительных платформ (наряду с процессором общего назначения) и одной из трёх базовых конструкций (наряду с процессором общего назначения и микроконтроллером). Особенности архитектуры ЦПОС определяются приложениями, для которых был создан этот процессор, – использование ограниченного набора алгоритмов цифровой обработки сигналов (ЦОС) для обработки данных в режиме реального времени. Что это означает с точки зрения производительности, можно проиллюстрировать работой с голосовым сигналом: время выборки должно составлять не более 125 мкс (соответственно, частота выборки должна быть не менее 8 кГц), и за этот период должно быть выполнено примерно 600 инструкций. Если же использовать дополнительно алгоритмы шумо- и эхоподавления, то производительность ЦПОС должна быть существенно выше.

Удовлетворить высоким требованиям к скорости обработки сигналов, особенно в условиях ограниченного набора операций, было бы проще с использованием чисто аппаратной логики. Однако программируемый процессор позволяет быстро модернизировать приложение, более оперативно предлагать рынку системы для новых приложений, а также удешевить создание оборудования, выпускаемого малыми и средними сериями за счёт снижения стоимости вычислительной платформы. Один и тот же ЦПОС может использоваться для создания разнообразного оборудования (точнее, встроенных систем для различного оборудования) и выпускаться в больших количествах.

Тридцать лет тому назад ЦПОС использовались в нескольких типах при-

ложений, среди которых в первую очередь следует назвать локацию в воздушной и водной среде и медицинское приборостроение. Сегодня цифровые сигнальные процессоры по-прежнему являются микросхемами для избранных применений, но приложений стало больше и ёмкость новых рыночных ниш возросла. Следует упомянуть рынок сотовых телефонов и оборудования операторского класса для сотовой связи или рынок развлекательных мультимедийных устройств и цифровой кино- и фототехники (телевидение высокой чёткости, цифровые камеры, потоковое видео, DVD- и MP3-проигрыватели), факс-аппаратов и модемов, компьютерной периферии.

В некоторых из этих приложений ЦПОС выступают в виде цифровых сигнальных микроконтроллеров (ЦСМ, DSC), которые всё чаще стали называть микроконтроллерами реального времени. Однако предлагаемая статья посвящена современному состоянию ЦПОС в его классическом назначении – высокопроизводительная вычислительная подсистема для обработки данных, удовлетворяющая таким современным требованиям, как высокая точность вычислений, масштабируемость, удобство программирования, а также не слишком большое удельное энергопотребление (по сравнению с высокопроизводительными x86- и RISC-процессорами, конкурирующими с ЦПОС в некоторых из упомянутых приложений).

## Конструкция ЦПОС: УНАСЛЕДОВАННЫЕ И ПРИОБРЕТЁННЫЕ ОСОБЕННОСТИ

Аппаратное умножение, реализация в одном цикле операции умножения с накоплением (multiply-accumulate, MAC), набор отдельно реализованных в конструкции кристалла специали-

рованных подсистем, в числе которых модули MAC-операций, модули АЛУ, компараторы, сдвиговые регистры, – эти конструктивные особенности всегда позволяли ЦПОС быстро обрабатывать поступающие сигналы. Позднее к ним добавились разделение памяти инструкций и памяти данных и использование отдельных шин для манипуляций с инструкциями и данными, специальные приёмы управления программами, в т.ч. адресации (цикл с автоматической проверкой условия завершения цикла/zero-overhead looping; адресация с последующим обращением адреса/register indirect addressing with post-increment; двоично-инверсная адресация/bit-reversal addressing и т.д.). В целом архитектура ЦПОС – это отдельная область со своими особенностями программирования специализированных алгоритмов, реализуемых специальной конструкцией процессора.

Прогресс в технологиях микроэлектронного производства (типичные проектные нормы технологических процессов, используемых для производства ЦПОС на разных фабриках, в ближайшей перспективе могут составить 28 нм) позволил, не поступаясь габаритами кристалла (которые у ЦПОС и так были меньше, чем у процессоров общего назначения), увеличить разрядность и/или число шин для манипуляций с данными, разместить на кристалле большее количество аппаратных умножителей, модулей MAC и АЛУ. Все эти дополнения характеризуют так называемую улучшенную архитектуру (enhanced architecture). Например, в ЦПОС TMS320C55x корпорации Texas Instruments (TI) присутствуют два MAC-устройства и два АЛУ, три шины чтения данных из памяти и две шины для их записи.

В числе архитектурных нововведений – появление новых инструкций, отражающих специфику алгоритмов для новых приложений. Команда SUBABS4, поддерживаемая в некоторых ЦПОС на основе ядра C64 корпорации TI, значительно ускоряет выполнение алгоритма оценки движения за счёт вычисления за один такт вось-

ми абсолютных разностей. В ядре TMS320C6000 около полутора десятков лет назад была реализована технология VLIW (Very Long Instruction Word, инструкция на основе сверхдлинного командного слова), что резко увеличило производительность ядра ЦПОС за счёт параллельного выполнения команд несколькими блоками и довело её до уровня в несколько тысяч MIPS. Специальные инструкции, поддерживаемые ядром C64 корпорации TI, в котором уже восемь независимых функциональных модулей (два MAC и шесть ALU), позволяют за один такт выполнить, например, четыре 16-разрядные операции MAC.

Помимо технологии сверхдлинного командного слова, в практику ЦПОС вошла векторная обработка данных/SIMD (Single Instruction Multiple Data, обработка набора данных одной инструкцией), а также некоторые другие технологии повышения параллелизма вычислений и производительности расчётов на этих процессорах.

Сегодня, с появлением новых приложений (например, для систем в области мобильной беспроводной связи на базе технологии MIMO/multiple-input-multiple-output, поддерживаемой сложными конфигурациям антенн), на повестку дня, наряду с высокой производительностью расчётов, встало расширение динамического диапазона и повышение точности вычислений. Исторически поддержка вычислений с плавающей запятой не была сильной стороной ЦПОС. Классические приложения для ЦПОС предыдущих поколений удовлетворялись в большинстве случаев поддержкой математики с фиксированной запятой, обладая при этом необходимыми характеристиками стоимости, энергопотребления и производительности. Обработка же данных с многоантенных конфигураций оборудования, построенного на базе технологии MIMO, требует высокой точности расчётов в широком динамическом диапазоне и за малые интервалы времени.

Корпорация TI предлагает решать подобные задачи на базе многоядерных микросхем, поддерживающих математику с плавающей запятой за счёт ускорителей общего назначения, а компания Freescale Semiconductor создала специализированный ускоритель MAPLE (Multi Accelerator Platform Engine) для обработки данных с

многоантенных систем. Этот ускоритель, помимо поддержки операций с плавающей запятой, ориентирован на поддержку специальных алгоритмов (наборов операций) для наиболее типичных конфигураций антенных систем (2/4/8 параллельных антенн). Их реализация в рамках стандартного набора арифметических операций требует столь большой вычислительной мощности, что в ряде конкурирующих решений (не использующих ЦПОС с ускорителем MAPLE) для достижения столь же малого времени задержки приходится использовать специализированные микросхемы программируемой логики (ПЛИС/FPGA).

Аппаратные ускорители, специализированные сопроцессоры, интегрированные схемотехнические решения для поддержки стандартных базовых интерфейсов для обмена данными и подключения стандартных периферийных устройств – всё это стало неотъемлемой частью современных ЦПОС, позволяя не только повысить скорость вычислений, но и удешевить и упростить разработку законченного решения. Примеры подобного подхода можно найти, анализируя конструкцию ЦПОС TMS320DM644x (аппаратные ускорители аудио- и видеокодексов, входные цепи для подключения, захвата и обработки видеосигнала с внешней камеры) или TMS320DM6437/5/3/1 (специализированная поддержка режима предварительного просмотра и изменения размеров изображения).

### **Многоядерные высокопроизводительные ЦПОС**

Многоядерность оказалась удобным способом масштабирования вычислительных возможностей платформы на базе ЦПОС. Разработчики ЦПОС раньше конструкторов процессоров для ПК освоили этот приём, который позволяет поднять производительность и при этом уменьшить удельное энергопотребление. В многоядерных микросхемах некоторых компаний несколько десятков ядер ЦПОС объединены в сеть с топологией mesh (полносвязанная сеть).

Многоядерность в номенклатуре ЦПОС тесно соседствует с подходом на основе концепции SoC (система на кристалле), когда к набору процессорных ядер подключается система аппа-

ратных ускорителей и специализированные периферийные устройства (прежде всего, разнообразные интерфейсы). Многоядерными микросхемами на базе шести ядер являются новые ЦПОС Freescale MSC8157/8, которые оснащены упоминавшимся специализированным ускорителем MAPLE для обработки данных, поступающих с многоантенных систем. В конце прошлого года корпорация TI представила семейство микросхем TMS320C66x (точнее, первые четыре микросхемы этого семейства – C667x) как «первые ЦПОС с рабочей тактовой частотой в 10 ГГц», хотя реально это восьмиядерные микросхемы (архитектура Keystone) с рабочей частотой каждого ядра 1,25 ГГц. Особенностью используемых ядер является поддержка математики как с фиксированной, так и с плавающей запятой. По мнению экспертов BDTI (Berkeley Design Technology, ведущая организация по тестированию характеристик процессоров), в новых микросхемах лишь слегка выросла рабочая тактовая частота, но значительно усовершенствованы возможности параллельной обработки данных. При испытаниях в BDTI характеристики нового ядра превысили на 30% возможности ядра C64x+ предыдущего поколения.

Развитая многоядерность (и с количественной точки зрения, и с точки зрения разнообразия архитектур) отличает и новые микросхемы компании Mindspeed, которая недавно анонсировала данные о семействе SoC-микросхем Transcede для базовых станций сотовой связи на базе технологий LTE, W-CDMA и WiMAX, – от станций для размещения на городской территории до маленьких станций, реализующих концепцию фемтосот (femtocells) при установке внутри помещений. В составе семейства Transcede есть микросхемы с более чем двумя десятками вычислительных ядер и блоков, среди которых ядра ARM Cortex-A9, а также ядра ЦПОС Ceva X1641 и ускорители алгоритмов цифровой обработки сигналов с фирменной архитектурой Mindspeed Application Processor. Максимальная рабочая тактовая частота этих микросхем составляет 750 МГц, а энергопотребление – 12 Вт. Внешние коммуникации поддерживаются на базе технологий SerDes, PCI Express Serial Rapid IO. Микросхемы выполнены по технологии с проектными нормами 40 нм.

Среди наиболее известных производителей многоядерных ЦПОС стоит упомянуть компании *ricoChip*, *Tilera Sandbridge*. Платформы *ricoChip* являются примерами весьма впечатляющей многоядерности. Так, процессор PC205 включает ядро ARM926EJ-S (выполняет функции так называемого «прикладного» процессора, управляющего приложением) и целый массив ядер ЦПОС (*ricoArray*), который состоит из 248 элементов, поддерживающих технологию VLIW.

## НОВЫЕ КОНКУРЕНТЫ И КОНКУРЕНЦИЯ НА РЫНКЕ ВЫСОКОПРОИЗВОДИТЕЛЬНЫХ ЦПОС

Рынок производителей цифровых сигнальных процессоров в целом является «зрелым» в рамках терминологии маркетологов. Этот термин означает, что на рынке присутствует ярко выраженная группа из 3-5 лидеров, занимающих в совокупности около 80% рынка, и ряд безликих, с точки зрения финансистов, компаний, которые, тем не менее, отличаются фирменными технологиями, что позволяет им доминировать на более узких рынках. На «зрелом» рынке «имущественное расслоение» наблюдается и в группе лидеров.

Применительно к рынку ЦПОС, в роли абсолютного лидера выступает компания TI, чья доля в общем рынке колеблется в диапазоне 50...60%, далее идут *Freescale Semiconductor* с долей около 15% и *Analog Devices*. В числе разработок последней – совместный проект с корпорацией *Intel*, в результате которого *Analog Devices* включила в свой портфель весьма популярную процессорную архитектуру *Blackfin*, которая послужила основой для миллионов проданных ЦПОС.

Компания *Texas Instruments* является лидером по финансовым показателям деятельности на рынке ЦПОС. Но эта корпорация – ещё и безусловный технологический лидер. В продукции TI все инновации появляются либо впервые, либо почти одновременно с их внедрением тем или иным игроком «второго плана». Это касается и создания цифровых сигнальных микроконтроллеров («бюджетный» сегмент рынка ЦПОС), и внедрения элементов «улучшенной архитекту-

ры», и создания многоядерных платформ.

В числе важнейших элементов обеспечения лидерства корпорации TI – её программные продукты, поддерживающие разработку программного обеспечения общего назначения для ЦПОС (интегрированная среда разработки *Code Composer Studio*), а также специализированный инструментарий и программное обеспечение для узких рынков, важнейшими среди которых являются телекоммуникационный и мультимедийный (системы промышленной и потребительской направленности).

В состав платформы TI *DaVinci* (комплексное предложение компонентов и средств разработки мультимедийных систем на основе ЦПОС) входят и программное обеспечение в виде ОС *Monta Vista Linux*, *Integrity*, *Windows CE*, и большой набор лицензионных кодеков (H.264, MPEG-4, H.263, WMV9, MPEG-2, JPEG, AAC+, WMA8, MP3, G.711, G.728, G.723.1, G.729ab), поддерживаемых как TI, так и сторонними производителями. Платформа TI для создания телекоммуникационного оборудования операторского класса включает программное обеспечение *Telogy* для поддержки голосовых приложений (около 80% индустрии оборудования VoIP) и библиотеку программных модулей, ориентированных на нужды операторов фиксированной и мобильной связи и кабельных модемов. При этом TI активно работает со своими партнёрами, для того чтобы предлагать заказчикам взаимовыгодные решения.

В качестве примера специализированной программной поддержки можно привести *eXpressDSP Digital Media Software Standard (xDM)*. Этот интерфейс программирования поддерживает «бесшовную» интеграцию и замену кодеков внутри приложения без изменения прикладного уровня. Возможность динамической замены кода позволяет улучшить управляемость приложений, например, для сетевых систем видеонаблюдения на базе протокола IP в условиях ограничений на полосу пропускания. Использование стандарта xDM позволяет также создавать высокоспециализированные кодеки, которые удобны для заказчиков. При этом камера может использовать

стандартный кодек при работе с оборудованием других поставщиков, а специализированный кодек, обеспечивающий высокую степень сжатия, – при использовании оборудования поставщика, разработавшего этот кодек. Важной особенностью интерфейса xDM является доступ к внутренним данным кода, что обеспечивает гибкость анализа изображения в части детектирования перемещений и распознавания объектов.

Внимание к программной поддержке своих платформ сегодня является важнейшим фактором обеспечения конкурентоспособности на рынке ЦПОС. В свете развития индустрии независимых программных разработок, эта поддержка активно применяется поставщиками IP-ядер для ЦПОС (см. ниже о программе *CEVA-Xcnet*, объединяющей вокруг поставщика IP-ядер для ЦПОС компании *Seva* независимых производителей программного обеспечения), чтобы заказчики могли использовать инструментарий COTS-уровня для создания программных решений. Если говорить о развивающихся узких рынках, то, например, большая часть нынешних *baseband*-процессоров<sup>1</sup> для оборудования связи 3G программируется самим поставщиком. Поэтому создание и развитие экосистемы поставщиков инструментария для программирования ЦПОС является хорошей заявкой на победу в борьбе за новые сегменты рынка.

Нелинейный рост рынка ЦПОС в последнее десятилетие (с поправками на общемировую кризис) – это следствие роста спроса в новых сегментах рынка. Тройка лидеров на рынке микросхем для базовых станций мобильной связи – это TI, *Freescale* и *LSI*, при этом их доли составляют 61, 16 и 9% соответственно, тогда как остальные компании (в их числе *Fujitsu* и *NEC*) в совокупности имеют 14% рынка (данные *Forward Concept*). Однако если рассматривать не рынок базовых станций в целом, а отдельные его сегменты, то платформа *Freescale* и специализированный ускоритель *MAPLE* позволяют этой компании претендовать на роль лидера в части поставок микросхем для оборудования 4G LTE.

Когда на форуме *Mobile World Congress 2011* в Барселоне компании *Free-*

<sup>1</sup> *Baseband-процессор* – это специализированная подсистема сотового телефона, используемая для поддержки протоколов 2G/3G/4G-связи. Поддержка пользовательских функций (прикладной интерфейс) возлагается на отдельный процессор (иногда его называют прикладным), связанный с *baseband-процессором* специальным интерфейсом.



scale Semiconductor и Texas Instruments представили свои взгляды на возможность построения базовой станции на одной микросхеме, компания Freescale рассказала о процессорной платформе QorIQ Qonverge, на базе которой, по её мнению, можно строить как «компактные» соты (уровней femto и pico), так и большие (Metro и Macro). При использовании платформы QorIQ Qonverge производителям оборудования удаётся работать в рамках единой архитектуры, включающей многоядерный коммуникационный процессор, многоядерный цифровой сигнальный процессор и baseband-ускоритель. Кроме Freescale, на рынок операторского оборудования для мобильной связи 4G выходят с интересными предложениями такие компании, как Mindspeed Technologies (см. выше) и LSI Logic.

Весьма изменчива ситуация и на рынке процессоров для мобильных терминалов сотовой связи. По данным аналитической компании Strategy Analytics, компания Ceva вышла в лидеры на рынке ЦПОС для baseband-процессоров, используемых в оборудовании для мобильной связи. В качестве аргумента приводится утверждение о том, что в III квартале 2010 г. продано 178 млн. процессоров такого класса на базе архитектуры Ceva, что превосходит показатели Qualcomm и TI (107,8 и 99,7 млн. шт. соответственно). Всего за этот период было продано 498 млн. шт. baseband-процессоров. Доля процессоров с архитектурой Ceva, по данным аналитической компании Strategy Analytics, составила, таким образом, 36% рынка, а 7 из 8 OEM-лидеров в производстве сотовых телефонов используют baseband-процессоры с архитектурой Ceva, которые установлены в каждом третьем телефоне. На сегодняшний день компания Ceva занимает около 90% рынка лицензируемых IP-ядер для baseband-процессоров мобильных телефонов (по данным Forward Concepts).

Представители компании Ceva заявляют, что со стороны всё большего количества поставщиков специализированных процессоров растёт интерес к ядрам семейства CEVA-X, по мере того как компании, поддерживающие технологию WiMAX, начинают интересоваться LTE. Компания Sequans, игрок № 2 на рынке микросхем для WiMAX-терминалов, уже объявила о намерении выйти на рынок LTE с процессора-

ми на базе ядер CEVA-X. Аналогичное заявление сделала и компания Veeem, игрок № 1 на рынке микросхем для WiMAX (ныне Broadcom покупает Veeem Communications за 316 млн. долл. США). Сегодня ядра семейства CEVA-X лицензированы почти тремя десятками компаний, микросхемы на их основе произведены «тиражом» более сотни миллионов штук, а в числе новинок компании Ceva – ядра CEVA-X1643 и CEVA-XC323.

Ядро CEVA-X1643 – это основа для процессора с рабочей тактовой частотой до 1 ГГц, что весьма неплохо для ЦПОС общего назначения и широкого круга приложений, включающего проводную и беспроводную связь, видеонаблюдение и портативные медиасистемы. ЦПОС на базе IP-ядра CEVA-X1643 сможет использовать технологии VLIW и SIMD, позволяющие обрабатывать до восьми инструкций и осуществлять до 16 SIMD-операций за один цикл. Работа с памятью поддерживается открытой шинной технологией AXI (Advanced eXtensible Interface, усовершенствованный расширяемый интерфейс), обеспечивающей конфигурирование ширины шины, параллельное проведение транзакций чтения и записи, транзакции типа «чтение после записи» и т.д. Специализированный блок управления питанием (Power Scaling Unit, PSU) процессорного ядра CEVA-X1643 позволяет использовать раздельное тактирование подсистем процессора и их включение в домены с разными политиками управления энергопотреблением. В числе режимов энергопотребления предусмотрены Full Operation, Debug Bypass, Memory Retention и Complete Power Shut-Off. Шинная структура интерфейса AXI может быть переведена в режим Shut Down при отсутствии трафика.

Ядро CEVA-XC323 было представлено в октябре 2010 г. Оно предлагается компанией в качестве основы для высокопроизводительных ЦПОС для оборудования сетей поколения 4G. Конструкция VLIW-ядра CEVA-XC323 предусматривает создание двух модулей, ориентированных на обработку больших массивов данных, которые характерны для работы базовых станций. Специализация ядра для инфраструктурных решений беспроводной связи выражается в наборе инструкций для алгоритмов фильтрации, прецизионного Фурье-

преобразования, оценки качества канала, обработки данных MIMO, технологии interleaver/de-interleaver и декодирования по Витерби (Viterbi). Кроме этого, IP-ядро CEVA-XC323 обеспечивает расширенную поддержку вычислительных задач, связанных с обработкой данных уровня Control Plane коммуникационного оборудования (обычно для этих целей используется отдельный процессор). Ядро CEVA-XC323 поддерживает 512-битовые SIMD-операции и комплексные числа, позволяет обрабатывать до восьми инструкций и осуществлять 32 операции MAC за один цикл. Новое IP-ядро компании Ceva оптимизировано для создания многоядерных процессорных «ферм», часто используемых в современных инфраструктурных платформах для телекоммуникаций. Как и в случае ядра CEVA-X1643, специализированный блок управления питанием процессорного ядра CEVA-XC323 позволяет реализовать систему управления энергопотреблением с широкими возможностями экономии ресурсов.

Разработчики приложений для систем на базе ядер CEVA-X1643 и CEVA-XC323 могут использовать интегрированную среду разработки CEVA-Toolbox, включающую библиотеки и графический отладчик, а также оптимизированный компилятор языка C, поддерживающий расширение CEVA Vec-C для векторных процессоров, и Application Optimizer, которые позволяют минимизировать или совсем исключить программирование на ассемблере. Вместе с предложениями своих партнёров – независимых производителей программного обеспечения, участвующих в программе CEVA-Xcnet, – компания Ceva предлагает IP-ядро CEVA-XC323 в качестве законченного решения для поддержки физического уровня 3G/4G-платформ, использование которого может существенно сократить временные затраты на разработку системы.

Помимо компании CEVA, за рынок baseband-процессоров борются и другие поставщики платформ в виде IP-ядер ЦПОС. Это NXP со своей платформой CoolFlux, а также компания Tensilica, которая в конце марта 2011 г. представила ядро Xtensa LX4. Процессоры на его основе поддерживают технологию VLIW/128 бит, их рабочая

тактовая частота может превзойти 1 ГГц при изготовлении микросхемы по технологическому процессу с топологической нормой 45 нм. Уже состоялось внедрение новинки в ЦПОС ConnX ВВЕ64, предлагаемый для устройств стандарта LTE Advanced. Кроме оборудования LTE, новое ядро Tensilica может использоваться в микросхемах для обработки видео, графики, в сетевых процессорах. При этом ряд аналитиков рынка считают, что решения Tensilica лучше подходят для создания многоядерных конфигураций, энергопотребление микросхем на базе ядер Tensilica меньше, а сами ядра реализуются более компактно по сравнению с решениями от компании Ceva.

### КОНЦЕПЦИЯ SOFTWARE DEFINED RADIO НА РЫНКЕ ОБОРУДОВАНИЯ LTE/WiMAX

При определении перспектив технической политики своих компаний поставщики микросхем ЦПОС сегодня учитывают два процесса – внедрение (или подготовка к внедрению) операторами технологий беспроводной широкополосной связи поколения 4G (WiMAX и LTE) и возрастание интереса к концепции Software Defined Radio (SDR, в подстрочном переводе «программное» радио, чисто программная реализация алгоритмов и протоколов). Концепция SDR может приобрести широкое распространение в среде разработчиков оборудования для систем телекоммуникаций на базе стандартов LTE и WiMAX. Это обуславливается рядом обстоятельств: нестабильность стандарта LTE и продолжающееся совершенствование технологии MIMO делает SDR-реализацию платформы обоснованной с точки зрения оптимизации капитальных вложений в оборудование и возможности быстрой модернизации платформы по мере развития стандартов 4G.

С технической точки зрения, реализация алгоритмов OFDM (где используется параллельная передача данных) и MIMO (где используются операции с матрицами) хорошо «ложится» на технологию векторной обработки данных, поддерживаемую современными высокопроизводительными ЦПОС. Это позволяет реализовать концепцию SDR, хотя она требует больших вычислительных мощностей. По утверждению представителей компании Ceva, ядро CEVA-XC323 позволяет вчетверо увеличить производительность в при-

ложениях для беспроводной связи по сравнению с ЦПОС Texas Instruments, использующих технологию VLIW, что делает это ядро перспективной платформой для базовых станций 4G, строящихся на основе концепции Software Defined Radio.

Ну а что касается конкретной иллюстрации достоинств SDR-концепции, то единственной компанией, которая на начало 2010 г. поддержала технологии LTE и 3G, стала Icera Semiconductor. При этом ей пришлось лишь перепрограммировать уже выпускаемый адаптер для связи по стандарту HSPA+.

Использование аппаратного подхода для реализации коммуникационной технологии может привести к чрезмерным затратам, тогда как масштабирование в рамках апробированной процессорной архитектуры оказывается более простой задачей. Для перехода, например, от технологии LTE Category 3 к технологии LTE Category 5 необходимо добавить либо модуль векторной обработки данных (в терминах системной архитектуры процессора Ceva-XC), либо дополнительное процессорное ядро, или же использовать ЦПОС с большей тактовой частотой.

В связи с концепцией SDR следует упомянуть о новой (2009 г.) английской компании Cognovo, профилем которой является разработка модемов для технологий связи поколения 4G на базе Software Defined Radio. Истоки этой компании уходят в 1987 г., когда была создана компания TTPCom, занимавшаяся разработкой стеков протоколов для мобильных коммуникаций 2G и 3G. Позднее, в 2006 г., компания Motorola купила TTPCom, а когда в ноябре 2009 г. компания ARM закрыла свой центр разработок ЦПОС, почти половина штатного состава этого подразделения перешла в Cognovo. Компания ARM передала в Cognovo свои наработки в области IP-блоков для поддержки векторных технологий в цифровой обработке сигналов. Разработчики компании Cognovo полагают, что перспективные коммуникационные терминалы должны обеспечивать поддержку связи на основе мультистандартности (сейчас в этот набор включаются LTE, HSPA+, EDGE, GPRS, GSM, TD-SCDMA, CDMA2000, IS-95, Bluetooth, WiFi, WiMAX, GPS), а аппаратная платформа для таких устройств должна быть реконфигурируемой.

### ПЕРСПЕКТИВЫ РАЗВИТИЯ ПРИЛОЖЕНИЙ ДЛЯ ВЫСОКОПРОИЗВОДИТЕЛЬНЫХ ЦПОС

Жан Франц (Gene Frantz), технологический «гуру» корпорации Texas Instruments, выделяет два этапа в истории развития приложений для высокопроизводительных ЦПОС и предсказывает формирование третьего.

*Первый этап* привёл к преобразованиям в телекоммуникационной сфере и широкому внедрению цифровой телефонии и сотовой связи, развитию широкополосного доступа xDSL и других технологий кабельных модемов.

*Второй этап* резко расширил количество приложений в сфере развлекательных электронных технологий (телевидение высокой чёткости, потоковое видео, цифровые видео-/телекамеры, DVD- и MP3-проигрыватели и т.п.). Потребительский рынок насытился встроенными ядрами ЦПОС, входящими в конструкцию микросхем ASSP, ASIC, FPGA, микросхем на основе комбинации вычислительных ядер с архитектурами RISC и ЦПОС. Элементы архитектуры ЦПОС встраиваются в микроконтроллеры и RISC-процессоры, используемые в потребительской электронике. На рынке встроенных ЦПОС активно работают около сотни компаний, к наиболее известным относятся Qualcomm, Broadcom, Infineon и Marvell. Часть встроенных ЦПОС этих компаний используется в коммуникационном оборудовании (в составе микросхем для GbEthernet PHY, WiMAX и Bluetooth, для xDSL-оборудования и кабельных модемов).

*Третий этап* может быть связан с приложениями на транспорте, в технологиях безопасности и в медицине. ЦПОС могут сыграть ключевую роль при создании приложений для предотвращения столкновений на дорогах, биометрии антитеррористической направленности и для защиты неприкосновенности частной жизни. Видеокамеры наблюдения смогут распознавать личности законных обитателей дома, предупреждать их о появлении незнакомцев вблизи жилища или о проникновении таких людей в дом. В медицине революционную роль способны сыграть приложения в области искусственного зрения, напрямую обращённые к человеку и его проблемам.

